

České vysoké učení technické v Praze

Fakulta elektrotechnická



Diplomová práce

**Simulace tříúrovňového DC – DC měniče se spínáním v nule
napětí**

Tomáš Pavlík

2017

Vedoucí: Ing. Leoš Vrána

České vysoké učení technické v Praze
Fakulta elektrotechnická
katedra elektrotechnologie

ZADÁNÍ DIPLOMOVÉ PRÁCE

Student: **Bc. Tomáš Pavlík**

Studijní program: Elektrotechnika, energetika a management
Obor: Technologické systémy

Název tématu: **Simulace tříúrovňového DC-DC měniče se spínáním v nule napětí**

Pokyny pro vypracování:

1. Nastudovat činnost tříúrovňového DC-DC měniče se spínáním v nule napětí a řízením posuvnou fází
2. Vytvoření simulačního schématu v programu LTspice
3. Simulace výkonového obvodu s ideálními prvky
4. Simulace výkonového obvodu s modely reálných součástek obsahující parazitní prvky
5. Verifikace výsledků simulace s výsledky měření na reálném měniči

Seznam odborné literatury:

- [1] Ruan, Xinbo. Soft-switching PWM full-bridge converters. Singapore : Markono Print Media Pte Ltd, 2014. 978-1-118-70220-8.
- [2] Brocard Gilles. TheLTspice IV simulator. Paris: DUNOT, 2011. 978-3-89929-258-9
- [3] Keeping, Steven. A Review of Zero-Voltage Switching and its Importance to Voltage Regulation. Digi-Key Electronics. [Online] 5. 8. 2014.
<http://www.digikey.com/en/articles/techzone/2014/aug/a-review-of-zero-voltage-switching-and-its-importance-to-voltage-regulation>.
- [4] Pavelka, Jiří, Čeřovský, Zdeněk a Lettl, Jiří. Výkonová elektronika. Praha : Nakladatelství ČVUT, 2007. 978-80-01-03626-6.

Vedoucí: Ing. Leoš Vrána

Platnost zadání: do konce letního semestru 2016/2017

L.S.

Ing. Karel Dušek, Ph.D.
vedoucí katedry

prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 8. 3. 2016

Poděkování

Na tomto místě musím poděkovat lidem, bez kterých by tato práce nemohla vůbec vzniknout. Především děkuji svému vedoucímu Ing. Leoši Vránovi za odbornou pomoc, svědomité směřování mé práce a trpělivost. Za velice věcné připomínky k práci dále děkuji svému kolegovi a příteli Ing. Michalovi Richterovi. Rovněž děkuji všem zaměstnancům a mým kolegům z firmy POLL, s.r.o., jmenovitě pak svému nadřízenému Ing. Petru Dobrovolnému, za podporu při psaní této práce. Děkuji také své rodině a přítelkyni, kteří mě hnali kupředu a mé spolubydlící, která snášela mé psaní do pozdních hodin.

Prohlášení

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne

.....

Abstrakt

Tato práce se zabývá problematikou měkkého spínání u kvazirezonančních měničů. Teoretický rozbor vysvětluje důvody jeho užití ve spínaných zdrojích i metody, kterými je měkkého spínání dosaženo. Tyto metody jsou dále aplikovány na topologii tříúrovňového měniče. Protože analýza podobných obvodů je složitá, je tato práce dále doplněna o počítačovou simulaci, nejprve ideálního obvodu vycházející z teoretických předpokladů, později obvodu s modelem reálného spínače společně s jeho parazitními vlastnostmi. Výsledky těchto simulací jsou porovnány se skutečným měničem.

Klíčová slova

ZVS, ZVC, kvazirezonanční měnič, simulace, LTspice, spínací ztráty, tříúrovňový měnič, DC-DC měnič

Abstract

This thesis deals with issues of soft switching in quasi-resonant converters. The theoretical analysis explains the reasons for its use in switching power supplies and the methods thanks to which the process of the soft switching is acquired. These methods are further applied to the topology of a three-level converter. Due to the difficulty of such circuits' analysis, this work is supplemented with a computer simulation, firstly of an ideal circuit based on theoretical assumptions, then of a circuit with a model of a real switcher together with its parasitic qualities. The results of these simulations are compared to a real converter.

Keywords

ZVS, ZVC, quasi-resonant converter, simulation, LTspice, switching losses, three-level converter, DC-DC converter

Seznam použitých zkratk

EMC	- Electromagnetic Compatibility
EMI	- Electromagnetic Interference
ZVS	- Zero Voltage Switching
ZCS	- Zero Current Switching
IGCT	- Integrated Gate-Commutated Thyristor
MOSFET	- Metal-Oxide-Semiconductor Field-Effect Transistor
IGBT	- Insulated-Gate Bipolar Transistor
SiC	- Silicon Carbide
DC	- Direct Current
ESR	- Equivalent Series Resistance
ESL	- Equivalent Series Inductance
PWM	- Pulse Width Modulation

Seznam symbolů

$T(s)$	- perioda
$t(s)$	- čas
$u(V)$	- okamžitá hodnota napětí
$i(A)$	- okamžitá hodnota proudu
$I_{AV}(A)$	- střední hodnota proudu
$I_{DSS}(A)$	- proud vypnutého tranzistoru MOSFET
$U_{DS}(V)$	- napětí drain-source tranzistoru MOSFET
$C_{GD}(F)$	- parazitní gate-drain kapacita tranzistoru MOSFET
$C_{GS}(F)$	- parazitní gate-source kapacita tranzistoru MOSFET
$U_{in}(V)$	- vstupní napětí
$U_o(V)$	- výstupní napětí

Seznam obrázků

Obr. 1 Vývoj trendů moderních spínaných zdrojů [1]	5
Obr. 2 Intervaly dílčích stavů tranzistoru [2]	6
Obr. 3 Kapacity tranzistoru MOSFET	9
Obr. 4 Pohyb pracovního bodu [9].....	12
Obr. 5 Schéma snižovacího měniče [12].....	15
Obr. 6 Schéma zvyšovacího měniče [13]	15
Obr. 7 Schéma invertujícího měniče [14].....	16
Obr. 8 Schéma flyback měniče [16]	17
Obr. 9 Schéma měniče push – pull	18
Obr. 10 Schéma půl můstku.....	18
Obr. 11 Sériový rezonanční měnič buzený půlmůstkem [18].....	20
Obr. 12 Pracovní oblast SRC [18].....	20
Obr. 13 Paralelní rezonanční měnič buzený půlmůstkem [18]	21
Obr. 14 Přenosová charakteristika PRC [18]	21
Obr. 15 Sériově paralelní měnič LCC [18]	22
Obr. 16 Přenosová charakteristika LCC [18].....	22
Obr. 17 Sériově paralelní měnič LLC [18].....	23
Obr. 18 Přenosová charakteristika LLC [18]	23
Obr. 19 Rezanční spínač v nule proudu a v nule napětí (odvozeno z [17]).....	24
Obr. 20 Obvykle užívané modulace můstkového měniče	25
Obr. 21 Obvod můstkového měniče	26
Obr. 22 Průběhy při práci můstkového měniče [19]	27
Obr. 23 Ekvivalentní obvody fáze 0 a fáze 1.....	28
Obr. 24 Ekvivalentní obvody fáze 2 a fáze 3.....	29
Obr. 25 Ekvivalentní obvody fáze 4 a fáze 5.....	30
Obr. 26 Ekvivalentní obvod fáze 6.....	31
Obr. 27 Tříúrovňový měnič s upínacími diodami a se spínacími kombinacemi [22].....	32
Obr. 28 Schéma komplexnějšího zapojení tříúrovňového měniče.....	33
Obr. 29 Průběhy při práci tříúrovňového měniče [23].....	34
Obr. 30 Ekvivalentní obvody fáze 0 a fáze 1.....	34
Obr. 31 Zjednodušený obvod ekvivalentní fázi 1.....	35
Obr. 32 Ekvivalentní obvody fáze 2 a fáze 3.....	36
Obr. 33 Ekvivalentní obvody fáze 4 a fáze 5.....	37

Obr. 34	Ekvivalentní obvody fáze 6 a fáze 7	38
Obr. 35	Ekvivalentní obvody fáze 8 a fáze 9	39
Obr. 36	Zjednodušené schéma tříúrovňového měniče	42
Obr. 37	Průběhy tříúrovňového měniče s dvěma diodami	42
Obr. 38	Ekvivalentní obvody fáze 2, 3, 4 a 5	43
Obr. 39	Obvodové schéma v prostředí LTspice	50
Obr. 40	Okno parametrizace kondenzátoru	51
Obr. 41	Definování napěťových signálů	53
Obr. 42	Časový rozklad řídicích pulsů	54
Obr. 43	Model MOSFET podle Shichman – Hodges [31]	56
Obr. 44	Struktura modelu MOSFET 75N60C	57
Obr. 45	Porovnání V-A charakteristik	58
Obr. 46	Průběh výstupního napětí a proudu	59
Obr. 47	Rozdíl potenciálů v bodech A a B a napětí za usměrňovačem	60
Obr. 48	Simulace ZVS	60
Obr. 49	Vypínání vnitřního spínače	61
Obr. 50	Tvrdé spínání – deadtime 220 ns	61
Obr. 51	Hranice tvrdého spínání – deadtime 340 ns	62
Obr. 52	Tvrdé spínání – deadtime 600 ns	62
Obr. 53	Tvrdé spínání – zátěž 20 A	63
Obr. 54	Deadtime 220 ns a variabilní při zátěži 20 A	64
Obr. 55	Výsledné průběhy U_o a I_o v závislosti na rozptylových indukčnostech	66
Obr. 56	Ztráta otevření vlivem rozptylové indukčnosti	66
Obr. 57	Simulace měkkého spínání s modelem reálného obvodu	67
Obr. 58	Tvrdé sepnutí s reálným spínačem	67
Obr. 59	Tvrdé/měkké spínání s ohledem na deadtime	68
Obr. 60	Blokové schéma měniče NST-3081 [25]	69
Obr. 61	Ztráta efektivního otevření	70
Obr. 62	Ukázka fázového posunu	70
Obr. 63	Bod tvrdého spínání	71
Obr. 64	Vliv deadtime na spínání	72
Obr. 65	Proud tranzistorem a tlumivkou při ZVS a tvrdém sepnutí	73
Obr. 66	Vliv vstupního napětí na ZVS	73
Obr. 67	Porovnání výsledků při zátěži 89 A	74
Obr. 68	Porovnání výsledků při zátěži 52 A	74

Obr. 69 Porovnání výsledků při 20 A	75
Obr. 70 Závislosti parazitních kapacit na U_{DS} [4] [30]	75
Obr. 71 Výsledek srovnání měření s ideálním spínačem	76
Obr. 72 Srovnání s ideálním spínačem pro 21,7 a 32 A.....	77

Seznam tabulek

Tab. 1 Srovnání vlastností křemíkových struktur s SiC v kombinaci s diamantem [8]	10
Tab. 2 Modelové parametry napětím řízeného spínače	51
Tab. 3 Přehled parametrů pulsního zdroje napětí	54
Tab. 4 Charakteristické parametry MOSFET tranzistoru 75N60C	57
Tab. 5 Charakteristické parametry ochranné diody	57
Tab. 6 Vypočtená účinnost obvodu v závislosti na deadtime	64
Tab. 7 Přidané kapacity	75

Seznam příloh

Příloha 1 <i>Netlist modelu tranzistoru 75N60C</i>	82
Příloha 2 <i>Simulační obvod pro volt-ampérovou charakteristiku tranzistoru</i>	82
Příloha 3 <i>Simulační obvod s modelem reálného tranzistoru</i>	83
Příloha 4 <i>Měřicí pracoviště</i>	83
Příloha 5 <i>Detail měřeného měniče NST-3081-P2</i>	84

Obsah

1	Úvod	3
2	Ztrátový výkon.....	5
2.1	Ztrátový výkon tranzistoru	5
2.1.1	Ztráty v sepnutém stavu.....	6
2.1.2	Ztráty ve vypnutém stavu.....	7
2.1.3	Spínací ztráty	8
2.2	Redukce spínacích ztrát.....	8
2.2.1	Spínací časy v závislosti na polovodičové struktuře	8
2.2.2	Zkrácení spínacích časů	11
2.2.3	Pohyb pracovního bodu.....	11
3	Topologie stejnosměrných měničů	14
3.1	Měniče bez galvanického oddělení	14
3.1.1	Propustný snižující měnič	15
3.1.2	Blokující zvyšovací měnič.....	15
3.1.3	Invertující měnič	15
3.1.4	Další možné topologie	16
3.2	Měniče s galvanickým oddělením	17
3.2.1	Blokující jednočinný měnič.....	17
3.2.2	Jednočinný propustný měnič.....	17
3.2.3	Paralelní dvojčinný měnič.....	17
3.2.4	Půl můstek	18
3.3	Měkce spínané měniče.....	18
3.3.1	Rozdělení rezonančních měničů.....	19
3.3.2	Plně rezonanční měniče.....	19
3.3.3	Rezonanční spínače	23
4	Princip činnosti můstkového a tříúrovňového měniče	25

4.1	PWM regulace můstkového měniče	25
4.2	Fázově posunutý můstkový měnič	26
4.2.1	Základní funkce	26
4.2.2	Princip fázově posunutého můstkového měniče	27
4.3	Tříúrovňový měnič.....	31
4.3.1	Princip fázově posunutého tříúrovňového měniče se spínáním v nule napětí	32
4.3.2	Podmínky ZVS a ztráty pracovního cyklu.....	39
4.3.3	Tříúrovňový měnič se dvěma upínacími diodami.....	41
4.3.4	Návrh komponent tříúrovňového měniče.....	43
5	Simulační prostředí LTspice.....	48
5.1	Stručná historie LTspice	48
5.2	Simulační metody LTspice	49
5.3	Simulační model s ideálními prvky	50
5.4	Model reálného tranzistoru	54
6	Výsledky simulací	59
6.1	Výsledky simulace s ideálními spínači	59
6.2	Simulační obvod s modelem reálného obvodu.....	64
6.2.1	Popis obvodu s přidanými parazitními vlastnostmi transformátoru a tranzistoru	65
6.2.2	Výsledky simulací s přidanými parazitními vlastnostmi	65
7	Měření.....	69
7.1	Statický měnič NST-3081-P2.....	69
7.2	Výsledky měření	69
7.3	Srovnání měření se simulacemi.....	74
8	Závěr.....	78
	Zdroje	79
	Přílohy.....	82

1 Úvod

Elektronické měniče jsou obsaženy v každém elektronickém zařízení pro jeho napájení nebo je činnost měniče hlavní funkcí elektronického zařízení – nabíječe baterií, elektronické střídače apod. Mezi obecné požadavky na elektronické měniče patří malá hmotnost a rozměry, nízké elektromagnetické rušení a cena. Také je požadována vysoká účinnost a spolehlivost. Pro splnění těchto požadavků na hmotnost a rozměry je zvyšována spínací frekvence.

Vyšší pracovní frekvence však klade vysoké nároky na výkonové spínače, protože při tvrdém spínání se zvyšují spínací ztráty, a tedy klesá účinnost. Postupný pokrok je možný díky novým technologiím, např. použitím součástky na bázi karbidu křemíku (SiC). Další možností je použití kvazirezonančních měničů, které spínají v nule napětí nebo proudu, anebo plně rezonančních měničů. Při zvyšování spínací frekvence se v mnohem větší míře uplatňují parazitní vlastnosti aktivních i pasivních součástek a parazitní vlastnosti obvodu, jako jsou indukčnosti a kapacity propojení.

Návrh nového měniče je mnohem komplexnější. Pro usnadnění návrhu se nabízí využít simulační nástroje, jako jsou obvodové simulátory nebo analyzátoři pole pro řešení elektromagnetického rušení.

Tato diplomová práce se zabývá popisem a obvodovou simulací tříúrovňového DC-DC měniče se spínáním v nule napětí a řízeným posuvem fází. V úvodní části je popsána topologie výkonových měničů a rozebrány požadavky na moderní elektronické měniče. Popsány jsou principy měkkého spínání, důvody pro realizaci kvazirezonančních a rezonančních měničů. Následuje popis simulačního programu LTspice. Hlavní část práce se věnuje výsledkům simulace tříúrovňového měniče DC-DC, jejich porovnání s teoretickými předpoklady a praktickým měřením.

Cílem diplomové práce je:

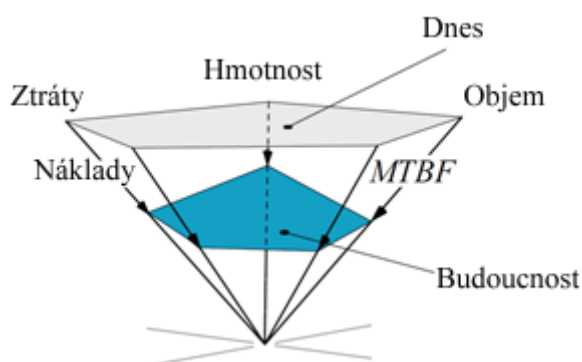
- nastudovat principy měkkého spínání,
- nastudovat činnost kvazirezonančních měničů typu plný můstek a tříúrovňový měnič,
- zvládnout simulační program LTspice,
- provést obvodovou simulaci tříúrovňového měniče se spínáním v nule napětí a porovnat výsledky simulací s očekávaným chováním,

- provést měření na vzorku tříúrovňového měniče a výsledky porovnat s teoretickým očekáváním a provedenou simulací,
- zhodnotit přínos simulace při návrhu kvazirezonančních měničů.

Tato práce je vytvořena na základě zadání společnosti POLL, s.r.o.

2 Ztrátový výkon

Moderním trendem ve vývoji stejnosměrných měničů, jak naznačuje Obr. 1, je zvětšování jejich poměrného výkonu, tj. zmenšování jejich rozměrů při zachování výkonu se společným snížením výrobních nákladů. Návrh takových měničů vyžaduje použití vysoké spínací frekvence výkonových polovodičových spínačů k redukci velikosti akumulačních prvků, tedy vinutých dílů a kapacit, a s tím spojených nákladů na jejich výrobu. Vysoká spínací frekvence má však za následek narůst spínacích ztrát výkonových polovodičů, což snižuje účinnost měniče a klade vyšší nároky na chlazení. Větší chladič je proti požadavku zachování malých rozměrů a nízké hmotnosti, a proto je nutné ztráty vzniklé zahříváním omezit.



Obr. 1 Vývoj trendů moderních spínaných zdrojů [1]

2.1 Ztrátový výkon tranzistoru

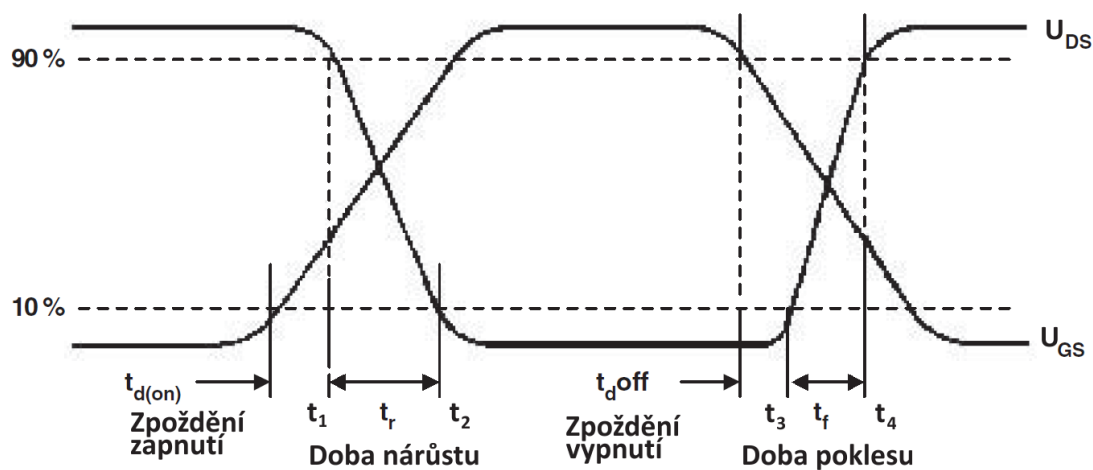
V praxi se pro výkonové měniče používají MOSFET tranzistory pro výkony v řádech desítek kilowatů, IGBT tranzistory pro výkony ve stovkách kilowatů, IGCT tyristory pro větší výkony a na pozici usměrňovačů buď Shottky nebo výkonové PIN diody.

Pro měniče o výkonech, které jsou tématem diplomové práce, se na pozici řízených spínačů používají MOSFET a IGBT tranzistory. MOSFET a IGBT tranzistory jsou součástky, kde je malým řídicím výkonem možné ovládat velký výstupní výkon. Výkonové polovodičové prvky jsou optimalizovány pro dvoustavový provoz. Lineární oblast takových tranzistorů není cíleně využívána, přesněji řečeno je nežádoucí a její šířka se minimalizuje.

Ideální tranzistor pracující ve spínacím režimu nezná jiné stavy než „zapnuto“ a „vypnuto“. Přechod mezi nimi však není možné realizovat okamžitě, a proto je nutné se u reálných součástek zabývat též přechodovými stavy. V případě poruchy či nevhodného návrhu budicího obvodu může tranzistor v lineární oblasti setrvat. Analýza poruch však stojí stranou problému výpočtu ztrát a není součástí textu.

Ztráty pak můžeme definovat v každém dílčím stavu tranzistoru a celkové ztráty budou jejich součtem. Konkrétně na tranzistoru rozlišujeme ztráty v sepnutém stavu P_D , vypnutém stavu P_V , ztráty zapínací P_{on} a vypínací P_{off} .

$$P_Z = P_D + P_V + P_{on} + P_{off} \quad (2.1)$$



Obr. 2 Intervaly dílčích stavů tranzistoru [2]

Výpočet pro jednotlivé intervaly vychází z definice výkonu jako součinu napětí a proudu. Praktický význam má v souvislosti s analýzou ztrát střední hodnota výkonu počítaná přes spínací periodu nebo energie disipovaná na tranzistoru v každém jednotlivém intervalu.

$$P_Z = \frac{1}{T} \cdot \int_{t_n}^{t_{n+1}} u_D(t) \cdot i_D(t) dt \quad (2.2)$$

Pro výpočet ztrát se často používá aproximovaných průběhů, časová závislost napětí a proudu bývá nahrazena po částech lineární funkcí. Přesnější výpočet ztrát je možný pomocí simulace, kde jsou k dispozici dostatečně přesné modely součástek zahrnující parazitní vlastnosti a počítá se tak s průběhy napětí a proudů odpovídající realitě. Ztráty v sepnutém stavu a vypnutém stavu jsou závislé na střídě a obecně nezávislé na frekvenci. Ztráty zapínací a vypínací jsou přímo úměrné spínací frekvenci. [3]

2.1.1 Ztráty v sepnutém stavu

Vodivostní ztráty nebo též ztráty v sepnutém stavu se obecně určí takto:

$$P_D = \frac{1}{T} \cdot \int_{t_2}^{t_3} u_D(t) \cdot i_D(t) dt \quad (2.3)$$

Funkci proudu definuje vnější obvod (z pohledu tranzistoru, který zde figuruje pouze jako spínač). Velká většina měničů pracuje s napěťovým meziobvodem a zátěž má indukční charakter. U těchto měničů lze obvykle počítat s trojúhelníkovým průběhem proudu, který je výsledkem konstantního napětí na indukčnosti během sledovaného cyklu. Napětí na spínači zde vystupuje jako závisle proměnná proudu a různí se podle technologie spínače. MOSFET tranzistory v sepnutém stavu dobře charakterizuje pouze jejich odpor v sepnutém stavu $R_{DS(on)}$ a jeho tepelná závislost. U IGBT tranzistorů je charakteristický úbytek napětí v sepnutém stavu U_{CEsat} .

Pro porovnání vodivostních ztrát spínačů MOSFET lze použít efektivní hodnoty proudu:

$$I_{EF} = \sqrt{\frac{1}{t_3 - t_2} \int_{t_2}^{t_3} i^2(t) dt} \quad (2.4)$$

$$P_D = \frac{t_3 - t_2}{T} \cdot R_{DS(on)} \cdot I_{EF}^2 \quad (2.5)$$

Možnosti snížení vodivostních ztrát lze demonstrovat výše psanou rovnicí. I když rovnice v tomto tvaru platí pouze pro unipolární tranzistory. Pro IGBT tranzistory je

$$P_D = \frac{t_3 - t_2}{T} \cdot U_{CEsat} \cdot I_{EF} \quad (2.6)$$

Snížení ztrát lze dosáhnout snížením efektivní hodnoty proudu nebo přesněji snížením poměru I_{EF}/I_{AV} a snížením odporu tranzistoru v sepnutém stavu $R_{DS(on)}$ u MOSFET, resp. snížením napěťového úbytku U_{CEsat} .

Vodivostní ztráty jsou v protívážce s napěťovým dimenzováním tranzistoru, to se odvíjí od topologie a způsobu spínání. Oba zmíněné body jsou předmětem dalších kapitol.

2.1.2 Ztráty ve vypnutém stavu

V této fázi definuje ztráty tzv. unikající proud, pro svoji velikost bývají však ztráty vypnutého tranzistoru zanedbávány.

$$P_v \cong \frac{\Delta t}{T} \cdot I_{DSS} \cdot U_{DS}, \quad (2.7)$$

kde Δt je doba vypnutí.

Unikající proud definuje výrobce obvykle pro maximální opakovatelné závěrné napětí a to pouze staticky bez vyjádření jeho závislosti na velikosti závěrného napětí. Pokud se výpočet provádí, pak ve zjednodušené podobě, jak je naznačeno výše.

Velikost unikajícího proudu se řádově pohybuje v jednotkách až desítkách μA , uvažujeme-li spínače vhodné pro naši aplikaci. [4]

2.1.3 Spínací ztráty

Na rozdíl od předešlých jsou spínací ztráty přímo úměrné spínací frekvenci, jelikož časy nutné ke změně stavu vodivosti se s frekvencí prakticky nemění, zatímco doba otevření bude vždy odvozena od periody spínání jako její poměrná část, podobně jako trvání stavu vysoké impedance.

$$P_{on} = \frac{1}{T} \cdot \int_{t_1}^{t_2} u_D(t) \cdot i_D(t) dt \quad (2.8)$$

$$P_{off} = \frac{1}{T} \cdot \int_{t_3}^{t_4} u_D(t) \cdot i_D(t) dt \quad (2.9)$$

2.2 Redukce spínacích ztrát

Vyčíslení integrálu spínacích ztrát vyžaduje znalost doby zapínání, resp. vypínání a průběhu veličin pod integrálem dále popsané pohybem pracovního bodu. Spínací časy jsou katalogovou veličinou, pohyb pracovního bodu definuje vnější obvod tranzistoru. Oba vstupní parametry pro výpočet spínacích ztrát představují samozřejmě dvě základní možnosti, jak ztráty snížit.

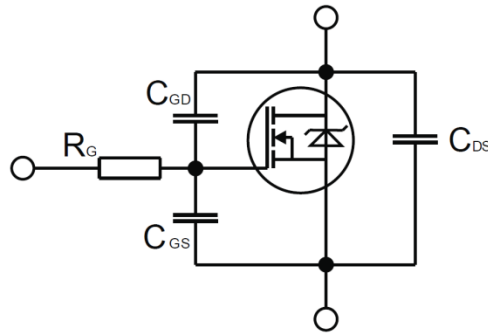
2.2.1 Spínací časy v závislosti na polovodičové struktuře

Ovlivnění spínacích časů, a tedy spínacích ztrát, lze i vhodnou volbou samotných výkonových polovodičových součástí. V kategorii spínacích měničů má smysl se zabývat v podstatě o dvou typech pouze dvěma typy tranzistorů. Délka spínacích časů se odvíjí od jejich dynamických vlastností.

2.2.1.1 Dynamické chování MOSFET

Prvním používaným typem tranzistorů ve výkonových obvodech jsou tranzistory MOSFET. Jejich dynamické chování se odvíjí od zjednodušeného modelu tranzistoru (Obr. 3).

V první fázi zapínacího procesu se přes odpor zdroje řídicího napětí R_{G1} a vnitřní odpor hradla R_{G2} nabíjí kapacity C_{GS} a C_{GD} . Jakmile dojde k dosažení prahového napětí na hradle, přechází tranzistor do aktivního stavu. Tranzistorem začne procházet proud a napětí na mezi drain a source klesat. Délka tohoto děje přibližně odpovídá zpoždění sepnutí tranzistoru $t_{d(on)}$.



Obr. 3 Kapacity tranzistoru MOSFET

Vzhledem ke klesajícímu u_{DS} roste kapacita C_{mi} . To pozdrží další zvyšování napětí u_{GS} , jehož trvání má zhruba délku doby náběhu t_r . Jakmile napětí na tranzistoru dosáhne hodnoty $U_{DS} = I_D \cdot R_{DS(on)}$, dojde ještě k nabíjení vstupní kapacity na hodnotu řídicího napětí. Obdobně se tranzistor chová i při vypínání. [5] [6]

Výrobce často udává souhrnné kapacity vstupu C_{iss} , výstupu C_{oss} a vazební kapacitu C_{rss} . Ty jsou dány následovně:

$$C_{iss} = C_{GS} + C_{GD} \quad (2.10)$$

$$C_{oss} = C_{DS} + C_{GD} \quad (2.11)$$

$$C_{rss} = C_{GD} \quad (2.12)$$

2.2.1.2 Dynamické chování IGBT

Dalším typem řízených součástek používaných ve spínaných měničích jsou tranzistory IGBT. Dynamické chování IGBT tranzistorů vychází z jejich struktury. IGBT tranzistory spojují výhody tranzistorů MOS s vlastnostmi bipolárních tranzistorů.

Počátek zapínacího procesu je spojen se zapínacím procesem tranzistoru MOS. Po uplynutí doby zpoždění začne narůstat proud tranzistoru MOS, který je proudem báze bipolárního tranzistoru. Proud procházející IGBT tranzistorem je závislý na šířce báze tranzistoru PNP. Protože je tato šířka velmi malá, nedochází ke zdatelnému prodloužení doby zpoždění oproti tranzistorům MOS.

Podstatně zajímavější situace nastává během vypínacího procesu. Po uzavření tranzistoru MOS je přechodem PN odsáván náboj nahromaděný v bázi bipolárního tranzistoru PNP. Oproti bipolárnímu tranzistoru nedochází k odsátí části naakumulovaného náboje záporným proudem řídicí elektrody. Tím je dána velikost doznívajícího proudu kolektorem. Podrobně je tento proces vysvětlen např. [5].

Velikost doznívajícího proudu (v angl. literatuře jako „current tailing“) má značný vliv na velikost ztrátového výkonu a ztrátové energie spojené s vypínacím procesem. Z tohoto hlediska se použití tranzistorů IGBT v aplikacích s vysokou spínací frekvencí jeví jako nevhodné. To ovšem neznamená, že ve výkonových měničích nenachází uplatnění. Díky větší bezpečné pracovní oblasti, oproti tranzistorům MOSFET, jsou IGBT tranzistory využívány v měničích, kde dochází ke spínání velkých napětí a proudů.

2.2.1.3 Tranzistory SiC

Zajímavou možností z hlediska výrazného zkrácení doby sepnutí (resp. vypnutí) tranzistoru představují součástky na bázi karbidu křemíku, chemickým vzorcem vyjádřeno jako SiC. Struktura materiálu se pro různé prototypy liší ((β)3C-SiC; 4H-SiC; (α)6H-SiC...) [7], hlubší analýza není na místě, v tuto chvíli postačí souhrnný vzorec a jím poskytnutá informace, že jde o materiál se zastoupením křemíku a uhlíku ve shodném poměru.

Potenciál rozvoje SiC polovodičů vychází z elektrických a tepelných vlastností materiálu. Karbid křemíku má násobně vyšší šířku zakázaného pásma, a slibuje tak vyšší rozsah provozních teplot (ve směru k vyšším teplotám). Předchozí výhoda souvisí se ztrátou blokovacího napětí v případě rovnosti energie tepelných kmitů a energie nutné k excitaci elektronů z valenčního pásma do pásma vodivostního. Očekávaná maximální provozní teplota může být až 400°C, prozatím však teplotu limituje pouzdro prvků, a současně dostupné SiC polovodiče tak mají prakticky stejná teplotní mezení jako polovodiče na bázi křemíku.

Velmi významně se zvyšuje kritická intenzita elektrického pole, pláty SiC mohou být tenčí. Zvýšení kritické intenzity elektrického pole má pozitivní vliv na tepelný i elektrický odpor součástky.

Mění se i pohyblivost elektronů i děr a s ní vodivost v propustném směru, zde je to ovšem změna opačným směrem, tedy určité zhoršení vodivostních ztrát. [8]

Tab. 1 Srovnání vlastností křemíkových struktur s SiC v kombinaci s diamantem [8]

Elektrické vlastnosti	Si	SiC (4H)	SiC (6H)	Diamant
Šířka zakázaného pásma (eV)	1.12	3.28	2.96	5.5
Kritická hodnota elektrického pole (MV/cm)	0.29	2.5	3.2	20
Pohyblivost elektronů (cm ² /Vs)	1200	800	370	2200
Pohyblivost děr (cm ² /Vs)	490	115	90	1800
Tepelná vodivost (W/cmK)	1.5	3.8	3.8	20
Maximální teplota přechodu (°C)	150	600	600	1927

Kromě doposud psaných výhod existuje stále množství omezení pro masivní nasazení zmíněné technologie. V tomto ohledu mluvíme především o ceně, potom o prozatím jen částečně využitém potenciálu spínačů.

Aplikační inženýry ale trápí i jiné problémy. Za hlavní přínos technologie SiC lze považovat v tuto chvíli zvýšení dynamiky součástek. S tím mimo jiné souvisí citelné zkrácení spínacích časů a snížení spínacích ztrát. Použití rychlých tranzistorů ve výkonnějších tvrdě spínaných měničích ale bude znamenat náročný boj s potlačením elektromagnetického rušení (EMI).

2.2.2 Zkrácení spínacích časů

Jednou z možností redukce spínacích ztrát je zvýšení derivace napětí, resp. proudu v průběhu vypínání a zapínání tranzistorů. Tento způsob má však určitá negativa.

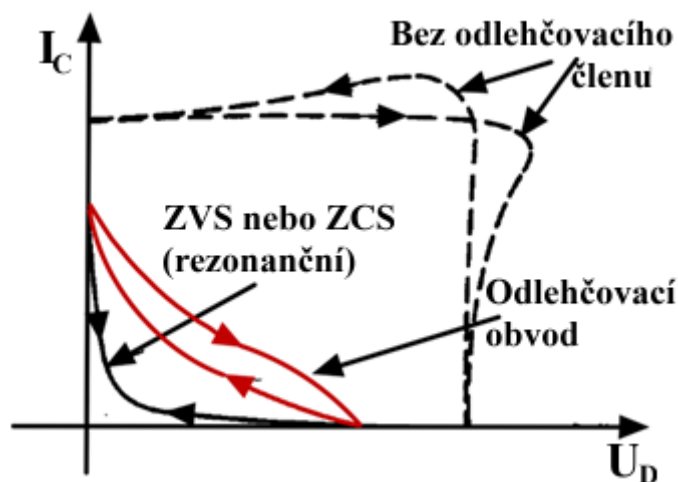
Strmý pokles napětí při zapínacím procesu způsobí proudovou špičku danou parazitní kapacitou spínače. Průběh proudu v okamžiku přechodu ze stavu vysoké impedance do stavu nízké impedance je dán především časem poklesu t_r , resp. derivací napětí v průběhu zapínání a velikostí parazitních vlastností spínacího prvku odvislé zejména od použitého pouzdra. Tvrdě spínání tímto způsobem vybudí RLC obvod, což má za následek superpozici proudu RLC na pracovní proud. Průběh je obvykle kmitavý s exponenciálním tlumením. Následkem je kromě zvýšení zapínacích ztrát též změna spektra pracovního proudu ve smyslu výraznějšího zastoupení vyšších harmonických frekvencí. Tím je nejvíce dotčeno EMI. Normy v závislosti na aplikaci definují různé meze obvykle pro vyzařování po kabelech i krytem.

Podobně platí i pro vypínání. Vysoká derivace proudu způsobí napěťovou špičku a opět vybudí RLC obvod poskládaný z parazitních vlastností spínače. Strmé hrany mají za následek vznikající vyšší harmonické, jež jsme nuceni odstranit drahými EMC filtry, abychom splnili platné normy. Problém jsou ovšem i samotné tranzistory, které se mohou prorazit příliš vysokým du/dt . Příliš vysoké du/dt způsobuje z důvodu přítomnosti Millerovy kapacity vysoký proud do hradla (zvyšování náboje hradla a rychlejší „otevírání“ prvku) a také vysokou špičkovou ztrátu.

2.2.3 Pohyb pracovního bodu

Podstatně zajímavější možností, jak snížit hodnotu integrálu spínacích ztrát, nabízí varianta zlepšení pohybu pracovního bodu tranzistoru. To je proveditelné dvěma způsoby, a to pomocí odlehčovacích obvodů nebo měkkého spínání. Princip snížení ztrát nejlépe popisuje

Obr. 4. Odlehčovací síť zajistí, že maxima proudu a napětí tranzistoru nenastávají ve stejný okamžik. Při měkkém spínání je jedna z těchto veličin nulová.



Obr. 4 Pohyb pracovního bodu [9]

2.2.3.1 Odlehčovací síť

Princip ochrany spočívá v převedení nahromaděné energie v parazitních indukčnostech do obvodu komutačních ochrany. Odlehčovací obvody jsou dvojího typu. Obvody pro odlehčení zapínacího a vypínacího děje. Ty pak mohou být ztrátové nebo bezztrátové. Návrh takových obvodů není jednoduchý už jen kvůli dynamickým parametrům aktivních prvků, které se mění s teplotou. Často se tedy určují parametry v obvodech pokusem a doladí se na základě simulací nebo měření na konkrétním měniči.

Úkolem odlehčovacích obvodů pro vypínání tranzistorů je převzít co největší část proudu protékajícího výkonovým spínačem a zmenšit tím napěťové a proudové namáhání. K odlehčení vypínacího děje se nejčastěji používají RC nebo RCD ztrátové odlehčovací obvody. Ty mění nakumulovanou energii odlehčovacího obvodu v nevyužitelné teplo. Naopak bezztrátové odlehčovací obvody vrací energii zpátky do zdroje, případně do výstupu měniče. Kondenzátory používané v ochranách musí být kvalitní s nízkými parametry ESR, ESL.

Pro odlehčení výkonových prvků při jejich zapínání jsme nuceni omezit strmou nárůstu proudu spínacím prvkem. K tomu se používá cívka vložená do série s odlehčovaným prvkem. Vzhledem k výraznému zvětšení parazitní indukčnosti obvodu bývá obvykle nutné odlehčit zároveň i vypínací děj. [6]

2.2.3.2 Měkké spínání

Dalším možným způsobem redukování spínacích ztrát je měkké spínání, během kterého klesne napětí U_{DS} na nulu, v tom případě mluvíme o spínání v nule napětí, z anglického „zero voltage switching“ pak ZVS (reálně se však jedná o nízkou hodnotu napětí, proto se

někdy používá termín „low voltage switching– LVS“). Tím dochází k minimalizaci integrálu součinu napětí a proudu s následkem snížení spínacích ztrát. Podobnou technikou může být spínání součástky ve chvíli, kdy proud dosáhl nuly, pak mluvíme o spínání v nule proudu (anglicky „zero current switching – ZCS“). Tato metoda je obzvlášť vhodná pro tranzistory IGBT, z důvodu jejich chování v dynamických stavech, tzv. „current tailing“. [10] [11] Existují i další techniky, jako například „Valely switching“, kde se využívá oscilačního průběhu a spíná se v lokálním minimu.

K dosažení ZVS, resp. ZCS se využívá rezonančního obvodu, který může být součástí zátěže, nebo použitím rezonančních spínačů (kvazirezonanční měniče) anebo je rezonanční obvod součástí topologie měniče.

3 Topologie stejnosměrných měničů

DC-DC měniče slouží ke změně napěťové úrovně, stabilizaci napětí nebo zajištění požadované velikosti výstupního napětí či proudu. Charakterizovány jsou stejnosměrným, proudem na vstupní i výstupní straně. Příkladem jejich použití jsou trakční vozidla, která jsou napájena ze stejnosměrné troleje či baterie.

Stejnoseměrné měniče můžeme rozdělit podle několika kritérií:

- Podle oddělení
 - Bez galvanického oddělení
 - S galvanickým oddělením
- Podle spínání
 - Tvrdě spínané
 - Kvazirezonanční ZVS
 - Kvazirezonanční ZCS
 - Plněrezonanční
- Podle napájení
 - Napěťové
 - Proudové

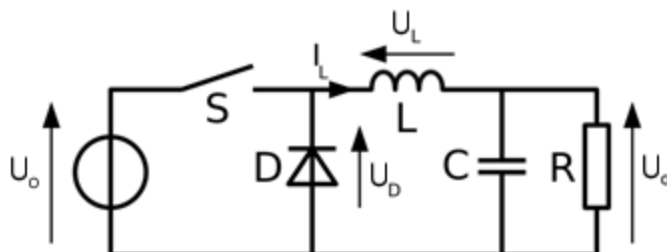
3.1 Měniče bez galvanického oddělení

Typickým zástupcem této skupiny měničů jsou lineární zdroje napětí. Ty pracují v každé své části se spojitým signálem, a to včetně regulace. Jejich výhodou je jednoduchost konstrukce. Často jsou k dostání již hotové integrované struktury, jindy postačí k jejich realizaci tranzistor se Zenerovou diodou. Prakticky použitelné jsou pro velmi malé výkony, kde je požadované malé zvlnění výstupního proudu. Značnou nevýhodou pak je velmi nízká účinnost, daná součinem úbytku napětí na výkonovém prvku a hodnoty protékajícího proudu. S tím je spojená nutnost chlazení, které má negativní vliv na rozměr zařízení.

Z těchto důvodů se i přes větší složitost návrhů používají více spínané zdroje, které jsou impulsně regulované, proto se někdy označují jako impulzní. Výhodou těchto měničů je fakt, že měnič nemění celý přenášený výkon, ale pouze rozdíl vstupního a výstupního napětí. Některé základní typologie těchto spínaných neoddělených měničů zde uvedu.

3.1.1 Propustný snižující měnič

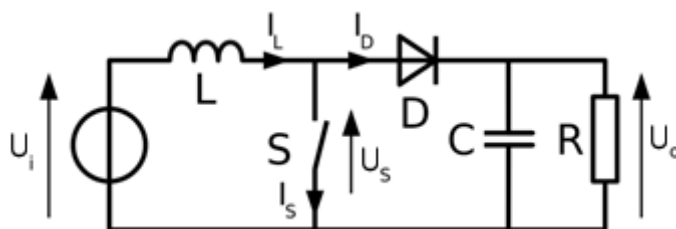
Tento měnič je efektivnější alternativou lineárních zdrojů. Princip vychází z Obr. 5. Po sepnutí spínače S se na tlumivce objeví rozdíl napětí U_i a U_o , dioda je v tu chvíli zavřená. Tlumivkou teče lineárně vzrůstající proud a shromažďuje se v ní energie. Po rozepnutí spínače se polarita napětí na tlumivce obrátí. Sepne dioda a energie se z tlumivky přenáší na kondenzátor a do zátěže.



Obr. 5 Schéma snižovacího měniče [12]

3.1.2 Blokující zvyšovací měnič

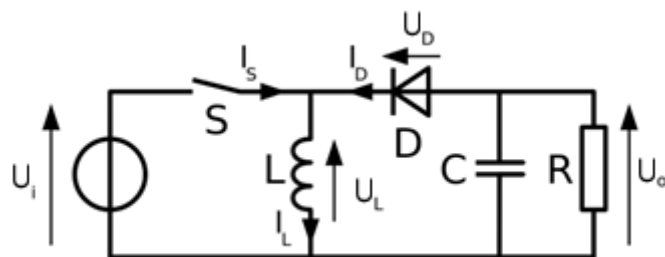
Nyní vycházím z Obr. 6. Po sepnutí spínače S se na tlumivce objeví napětí U_i . Tlumivkou lineárně roste proud až do okamžiku rozpojení spínače. V tu chvíli se polarita napětí na tlumivce obrátí a přičte se k napětí zdroje. Energie nahromaděná v tlumivce se tedy přes diodu přenáší na kondenzátor. Tím proud postupně klesá až do okamžiku sepnutí tranzistoru



Obr. 6 Schéma zvyšovacího měniče [13]

3.1.3 Invertující měnič

Dalším možným zapojením galvanicky neoddělených měničů napětí je invertující měnič. Tento typ měniče má kladný pól vstupu spojený se záporným pólem výstupu. Velikost výstupního napětí může být větší i menší než je velikost vstupního napětí. Princip vychází z Obr. 7. Po sepnutí spínače S je na tlumivce připojené kladné napětí a dioda je zavřená. Tlumivkou roste lineárně proud a v tlumivce se hromadí energie. Po rozepnutí spínače se obrátí polarita napětí na tlumivce a proud se začne uzavírat přes kondenzátor a diodu zpět do tlumivky. Energie nahromaděná v tlumivce se postupně přenáší na výstup měniče a proud v tlumivce klesá do okamžiku, než opět sepne spínač S .



Obr. 7 Schéma invertujícího měniče [14]

3.1.4 Další možné topologie

V předchozích kapitolách jsem jmenoval a stručně popsal základní topologie neoddělených měničů stejnosměrného napětí. Dále už uvedu jen velice stručně další možné a často využívané topologie.

- SEPIC (z angl. „Single-ended primary-inductor converter“)
 - neinvertující měnič napětí s možností většího nebo nižšího napětí na výstupu, než je na vstupu
 - není potřeba plovoucí buzení pro spínací tranzistor
 - obsahuje sériový kondenzátor, který je nutný dimenzovat na výstupní proud
- ZETA
 - neinvertující měnič napětí s možností většího nebo nižšího napětí na výstupu, než je na vstupu
 - potřebné plovoucí buzení pro tranzistor
 - malé zvlnění na výstupu, velké kapacity na vstupu a stejně jako SEPIC má i ZETA poměrně velkou sériovou kapacitu
- Čuk (vyvinutý Slobodanem Čukem)
 - invertující měnič napětí s možností většího nebo nižšího napětí na výstupu, než je na vstupu
 - není potřeba plovoucí buzení
 - malé zvlnění vstupního a výstupního napětí
 - velké proudové zatížení diody, tranzistoru a sériového kondenzátoru

[15]

Tyto tři topologie se používají i s galvanickým oddělením.

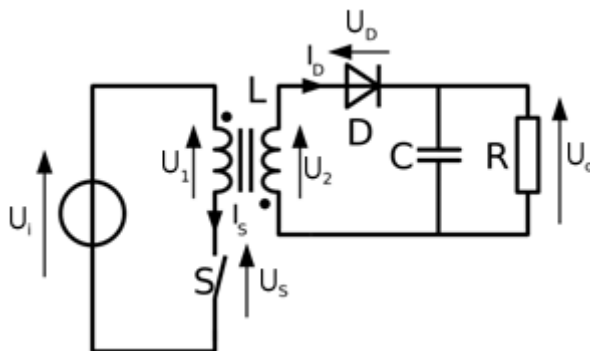
3.2 Měníče s galvanickým oddělením

Galvanicky oddělené měniče napětí využívají k přeměně stejnosměrné energie transformátoru a usměrňovače. Kromě rozdělení na dvouúrovňové a víceúrovňové je spíše vhodné rozdělení na jednočinné a dvojčinné. Opět zde uvedu základní typologie těchto měničů.

3.2.1 Blokující jednočinný měnič

Tento typ měniče využívá transformátor se vzduchovou mezerou, proto se chová více jako tlumivka s více vinutími. Obvodové schéma je na Obr. 8. Ve chvíli, kdy sepne spínač S , je na primárním vinutí transformátoru vstupní napětí. Vinutím transformátoru roste proud a hromadí se v něm energie. Po rozepnutí se na primárním vinutí změnila polarita napětí. Energie nahromaděná na primární straně se přenáší na sekundární stranu a přes usměrňovací diodu do zátěže.

Pro svou jednoduchost je velice často používán ve spotřební elektronice. Pro větší výkony je ovšem tato topologie nevhodná vzhledem k velikosti transformátoru. K primárnímu vinutí transformátoru je pak nutné ještě paralelně připojovat odlehčovací obvod. Nicméně i tak je na tranzistoru až dvojnásobné napětí, než je napětí vstupní.



Obr. 8 Schéma flyback měniče [16]

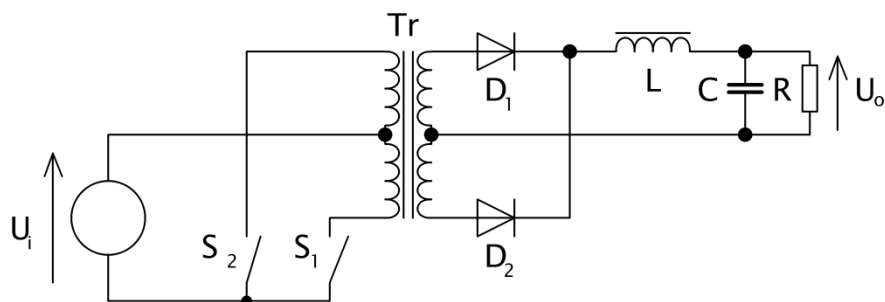
3.2.2 Jednočinný propustný měnič

Tento zdroj se příliš nepoužívá kvůli podobným vlastnostem, jako má blokující jednočinný měnič, a k větší složitosti vinutí transformátoru. Většinou lze najít v počítačových zdrojích kolem 100 W.

3.2.3 Paralelní dvojčinný měnič

Touto topologií se dostávám do kategorie dvojčinných měničů. Výrazným prvkem tohoto typu měniče je transformátor se symetrickým primárním vinutím. Každá polovina

tohoto vinutí je buzena samostatným spínačem, který spíná se střídou menší než 50 % a vzájemným fázovým posunem 180°. Mezi sepnutími je nutné dodržet deadtime.

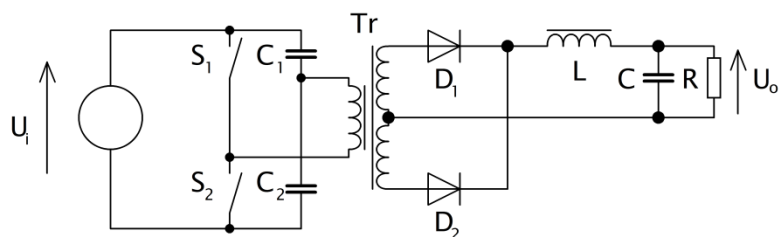


Obr. 9 Schéma měniče push – pull

I u tohoto zapojení je nezbytný odlehčovací obvod na primárních vinutích transformátoru. Stejně jako u blokujícího jednočinného měniče bude i zde na tranzistorech až dvojnásobné napětí oproti napětí vstupnímu. Účinnost této topologie je velmi vysoká a pohybuje se kolem 80 %. Výhodou je široký rozsah regulace a není zde nutné používat plovoucí buzení tranzistorů. Velmi často se využívá u počítačových zdrojů do 250 W.

3.2.4 Půl můstek

Topologicky spadá tento měnič do široké řady můstkových měničů. U tohoto typu měniče tvoří tranzistory jen jednu polovinu můstku. V druhé polovině můstku jsou zapojeny kondenzátory, jež tvoří kapacitní dělič. Díky tomu bude spínané napětí poloviční oproti vstupnímu napětí.



Obr. 10 Schéma půl můstku

K dvojitým odděleným měničům také samozřejmě patří můstkový a víceúrovňový měnič. Tyto typy budou podrobně popsány v následující kapitole.

3.3 Měkce spínané měniče

V zásadě u všech výše uvedených topologií je možné dosáhnout režimu měkkého spínání volbou vhodného rezonančního obvodu. Pokud je takový obvod zahrnut v topologii měniče, mluvíme o něm jako o rezonančním či kvazirezonančním. Nevýhodou těchto měničů je

složitější řízení včetně pečlivého výpočtu deadtime v závislosti na zatížení. Regulace pak probíhá změnou kmitočtu, změnou vzájemného fázového posunu více signálů, periodickým vynecháváním spínacích cyklů nebo často kombinací těchto metod. [6]

3.3.1 Rozdělení rezonančních měničů

Rezonanční měniče dělíme na [17]:

- Rezonanční, spínané (v závislosti na instalovaném výkonu a napěťovém dimenzování prvků) kmitočtem do několika set kHz. Průběhy napětí a proudů odpovídají harmonickým průběhům rezonančních LC obvodů.
- Kvazirezonanční, spínané (v závislosti na instalovaném výkonu a napěťovém dimenzování prvků) kmitočtem do jednoho MHz. Průběhy napětí a proudů odpovídají jen po částech rezonančnímu obvodu. Kapacita a indukčnost je složena z několika prvků, jejichž hodnoty bývají i částečně proměnné.
- Multirezonanční, spínané frekvencí do několika MHz. Více se zde projevují proměnné skupiny kondenzátorů a tlumivek, které sice vytvářejí periodický děj, ale s neharmonickými průběhy.

3.3.2 Plně rezonanční měniče

Plně rezonanční měniče jsou známé od 80. let minulého století. Mezi rezonanční topologie autoři odborné literatury řadí mimo jiné tyto varianty:

- Sériový rezonanční měnič (SRC)
- Paralelní rezonanční měnič (PRC)
- Sériově paralelní měnič (SPRC)
 - LCC
 - LLC

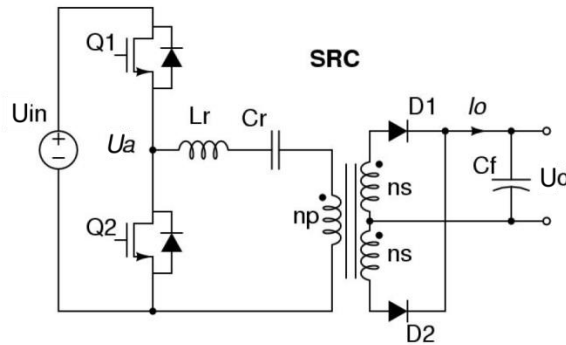
Rezonanční měniče mají určitá omezení. Přestože většina z nich platí obecně, budou z důvodu zvýraznění progresu mezi jednotlivými rezonančními měniči zmiňovány postupně v dalším textu. [18]

3.3.2.1 Sériový rezonanční měnič (SRC) buzený půlmůstkem

Jak už uvádí název, tento měnič je charakterizován zapojením rezonanční kapacity C_r a indukčnosti L_r do série (Obr. 11). V podstatě je tento rezonanční obvod spojen přes převod transformátoru do série se zátěží. Vzniká tak vlastně napěťový dělič, který dělí vstupní napětí na rezonanční obvod a zátěž. Změnou spínací frekvence se mění impedance rezonančního

obvodu a tím i poměr děliče. Při stejné spínací frekvenci jako je frekvence rezonanční je impedance rezonančního obvodu téměř nulová a celé vstupní napětí je na zátěži, tedy i zesílení je největší. Rezonanční frekvence se spočítá jako

$$f_r = \frac{1}{2\pi\sqrt{L_r \cdot C_r}} \quad (3.1)$$



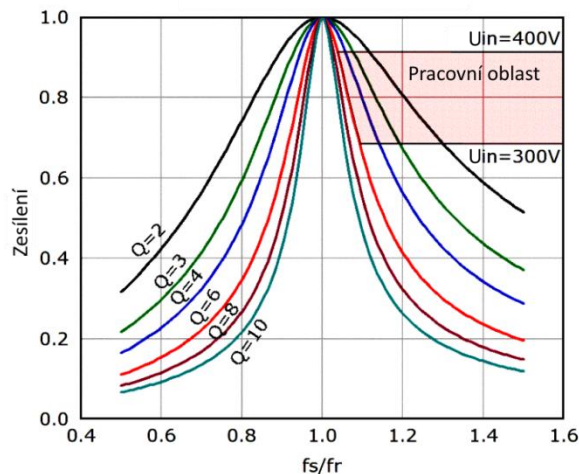
Obr. 11 Sériový rezonanční měnič buzený půlmůstkem [18]

Pracovní oblast je naznačená na Obr. 12. Pro dosažení podmínky ZVS se volena oblast vpravo od frekvence f_r (nadrezonanční oblast). Použijeme-li tranzistory IGBT volíme oblast vlevo od rezonanční frekvence. V této oblasti lépe dosáhneme ZCS. Jestliže platí, že

$$Z = \sqrt{\frac{L_r}{C_r}} = 2\pi f_r L_r = \frac{1}{2\pi f_r C_r} \quad (3.2)$$

$$Q = \frac{Z}{R'} \quad (3.3)$$

kde R' je zátěž převedená na primární stranu, pak z Obr. 12 je vyplývá, že při malé zátěži se musí značně zvýšit spínací frekvence.



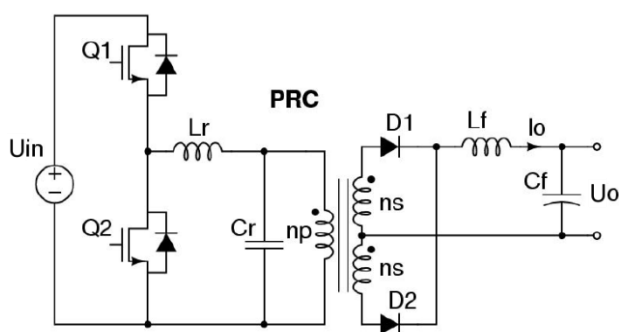
Obr. 12 Pracovní oblast SRC [18]

Obr. 12 platí pro hodnoty obvodu uvedené zde [18].

Další nevýhodou je také poměrně velká cirkulační energie, chápána jako energie odeslaná zpět do vstupního napětí zdroje. Což v konečném důsledku znamená vypínání nenulového proudu a tím vznik spínacích ztrát.

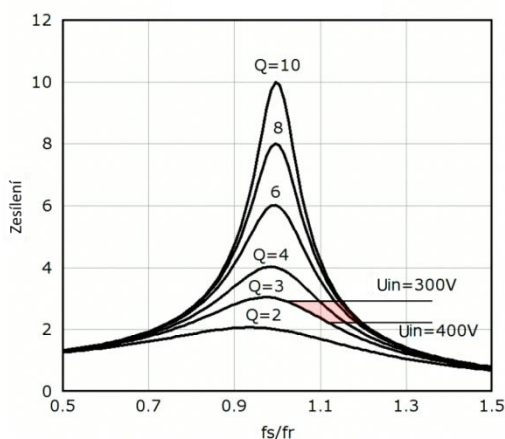
3.3.2.2 Paralelní rezonanční měnič (PRC)

Pro paralelní rezonanční měnič je typické paralelní řazení rezonančního obvodu vzhledem k zátěži. Samotný rezonanční obvod však opět představuje sériové spojení indukčnosti L_r a kapacity C_r .



Obr. 13 Paralelní rezonanční měnič buzený půlmůstkem [18]

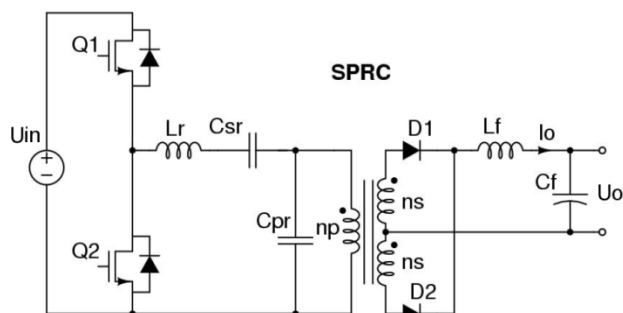
Křivky stejnosměrného zesílení (Obr. 14) naznačují zlepšení oproti rezonančnímu měničovi ve smyslu jeho širšího regulačního rozsahu při zachování rozsahu spínací frekvence. Nevýhodou ovšem je daleko větší cirkulační energie než u měniče SRC, tedy větší vypínací proud výkonového tranzistoru.



Obr. 14 Přenosová charakteristika PRC [18]

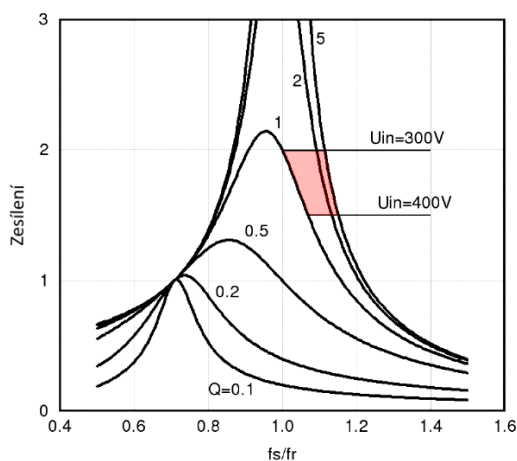
3.3.2.3 Sériově paralelní měnič (LCC)

Jak je vidět na Obr. 15, tak rezonanční obvod je kombinací dvou předešlých variant. Přidaná paralelní rezonanční kapacita C_{pr} modifikuje křivky stejnosměrného zesílení ve smyslu zlepšení regulačního rozsahu odlehčeného měniče.



Obr. 15 Sériově paralelní měnič LCC [18]

Tento měnič kombinuje výhody obou předchozích. Menší cirkulační energie než u PRC, ale stále vyšší než u SRC. Podobné je to i s citlivostí na změnu zátěže. Nevýhody předchozí tedy nijak neodstraňuje, jen je pouze minimalizuje. Limitující je zejména regulační rozsah, v aplikaci nabíječe baterie vozidla napájeného z troleje pravděpodobně nebude možné rezonanční měnič v této podobě použít. Limitující je i skutečnost, že nejlepší účinnosti dosahuje při rovnosti spínací a rezonanční frekvence.



Obr. 16 Přenosová charakteristika LCC [18]

3.3.2.4 Sériově paralelní měnič (LLC)

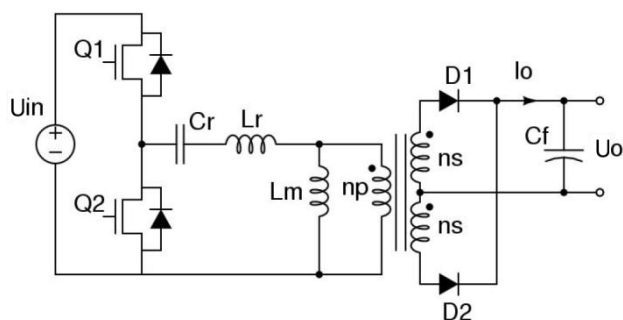
Také se jedná o sériově paralelní měnič, ale od předchozího se liší použitými komponenty rezonančního obvodu.

Na rozdíl od LCC začíná tento měnič spínat v ZVS režimu již od okamžiku rovnosti spínací frekvence s nižší rezonanční frekvencí f_{r2} . Oba sérioparalelní měniče mají dvě

rezonanční frekvence, ale pouze v případě LLC lze oblast s ohledem na setrvání v režimu ZVS využít celou.

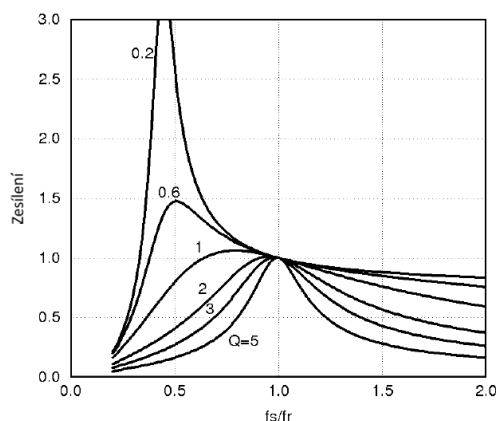
$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (3.4)$$

$$f_{r2} = \frac{1}{2\pi\sqrt{(L_m + L_r) \cdot C_r}} \quad (3.5)$$



Obr. 17 Sériově paralelní měnič LLC [18]

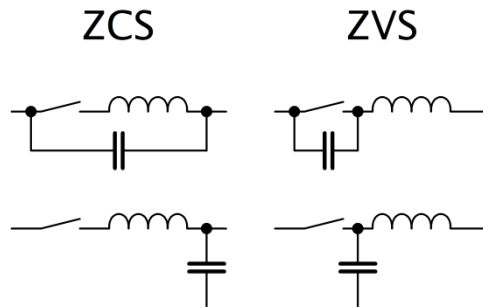
Charakteristika stejnosměrného zesílení (Obr. 18) je na pravé straně od f_{r1} shodná se SRC. Na straně levé dominuje charakteristika SRC pro stav vysokého zatížení a naopak při odlehčení zesílení postupně roste, nárůst nad hodnotu 1 koresponduje s charakteristikou PRC.



Obr. 18 Přenosová charakteristika LLC [18]

3.3.3 Rezonanční spínače

Měniče s měkkým spínáním jsou odvozené ze zavedených měničů s modulací PWM tak, že výkonový spínač se nahradí rezonančním spínačem. U rezonančních měničů s vypínáním v nule proudu je rezonanční indukčnost v sérii se spínačem a u rezonančních měničů se spínáním v nule napětí je rezonanční kondenzátor paralelně se spínačem (viz Obr. 19).



Obr. 19 Rezonanční spínač v nule proudu a v nule napětí (odvozeno z [17])

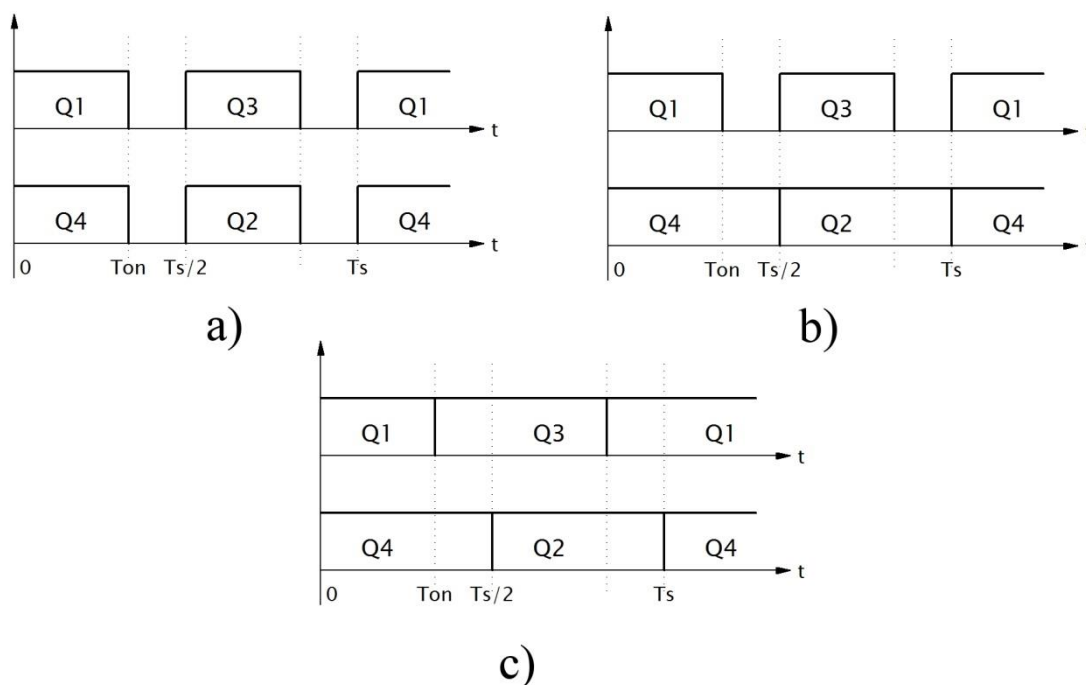
Ve všech případech měničů s transformátory je jejich rozptylová indukčnost součástí rezonanční indukčnosti. Podobně i parazitní kapacita tranzistorových spínačů a vlastní kapacita vinutí je součástí rezonanční kapacity. Žádné z výše uvedených zapojení měničů však nevyužívá zcela všechny parazitní reaktance výkonového obvodu. Kvazirezonanční měniče se spínáním v nule napětí využívají rozptylovou indukčnost transformátoru společně s výstupní kapacitou tranzistoru. [17]

4 Princip činnosti můstkového a tříúrovňového měniče

V této kapitole se budu podrobně věnovat činnosti můstkového a tříúrovňového měniče. Oba měniče spadají do kategorie dvojčinných galvanicky oddělených DC – DC měničů. Dále popisované měniče jsou měniči kvazirezonančními se spínáním v nule napětí. Tyto měniče jsou regulovány změnou fázového posunu.

4.1 PWM regulace můstkového měniče

Obr. 20 ukazuje tři odlišné způsoby spínání výkonových prvků měniče (Obr. 21) za účelem jeho regulace. Prvním způsobem je diagonální spínání. Prvky obou větví jsou zásadně spínány současně (Obr. 20a). Regulace výstupu tu probíhá změnou střídy, která je na rozdíl od dalších metod řízení pro všechny prvky stejná. Také se mohou dva spínače z jedné větve řídit PWM pulsy, zatímco zbylé dva z větve druhé budou spínány s konstantní střídou 50 % (samozřejmě s drobnou prodlevou – deadtimem) (Obr. 20b). A konečně Obr. 20c ukazuje fázově posunuté řízení, kde všechny spínače v každé větvi měniče pracují se střídou 50 %, ovšem jedna větev je od té druhé fázově posunuta. Regulace výstupního napětí pak probíhá změnou velikosti tohoto fázového posunu. [19]

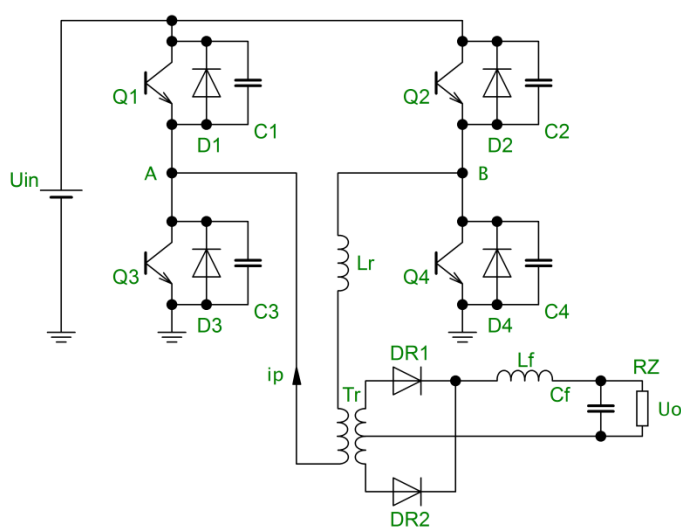


Obr. 20 Obvykle užívané modulace můstkového měniče

4.2 Fázově posunutý můstkový měnič

Tato topologie měniče se používá v mnoha různých aplikacích obvykle jako snižovač vysokého vstupního stejnosměrného napětí. Měnič se skládá ze čtyř vypínatelných výkonových součástek (obvykle MOSFET nebo IGBT) v můstkovém zapojení na primární straně transformátoru a usměrňovače na straně sekundární. Všechny vypínatelné součástky umožňují spínat v nule napětí, což v konečném důsledku znamená menší spínací ztráty a větší účinnost měniče. To je užitečné zejména při vysokofrekvenčním spínání. Další výhodou je velký výkonový rozsah tohoto měniče, jenž se pohybuje od stovek wattů až po jednotky kilowattů. [18]

4.2.1 Základní funkce



Obr. 21 Obvod můstkového měniče

Na Obr. 21 je základní obvod fázově posunutého plně můstkového měniče. Tranzistory Q1, Q2, Q3 a Q4 vytváří na primární straně transformátoru tzv. H-můstek. Tranzistory Q1 a Q4, stejně jako Q2 a Q3, jsou spínány se střídou 50% a s fázovým posunem 180°. Spínací signály větve Q1 – Q4 jsou zároveň fázově posunuty vůči spínacím signálům větve Q2 – Q3. Velikost tohoto fázového posunu rozhoduje o velikosti překrytí sepnutí diagonálních spínačů, a tedy o velikosti transformované energie. Na sekundární straně pak diody D_{R1} a D_{R2} tvoří dvoucestný usměrňovač spolu s L_f a C_f jako výstupním filtrem. Tlumivka L_r se podílí společně s rozptylovou reaktancí transformátoru na rezanci s kapacitami tranzistorů ($C_1 - C_4$). Při vypnutí kteréhokoliv tranzistoru dochází k nabíjení kapacity vypínaného tranzistoru a vybíjení kapacity druhého tranzistoru ve větvi půlmůstku a tím umožňuje spínat druhý tranzistor v nule napětí. [20]

4.2.2 Princip fázově posunutého můstkového měniče

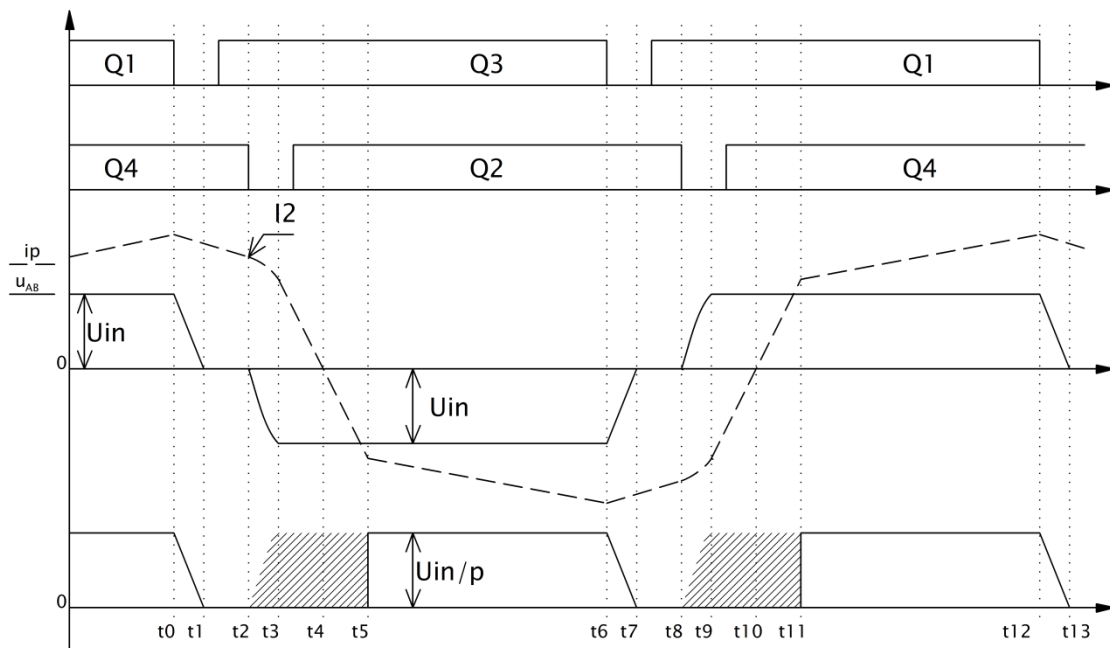
V této kapitole budu vycházet ze schématu na Obr. 21, kde jsou výkonové tranzistory Q1 až Q4, k nim jsou připojeny antiparalelní diody D₁ až D₄ (nebo diody součástí samotných tranzistorů, mluvíme-li o tranzistorech MOSFET) a paralelní kapacity C₁ až C₄. V rezonanční indukčnosti L_r je zahrnuta i rozptylová reaktance transformátoru. Dva spínače každé větve jsou řízeny stejným způsobem se střídou 50% a fázovým posunem mezi každou větví. Řídící signály Q1 a Q3 ovlivňují signály Q4 a Q2. Můžeme tedy říct, že větev s tranzistorem Q1 a Q3 je větev vedoucí a větev druhá je větev zaostávající. Na Obr. 22 označme fázi odpovídající intervalu [t₀, t₂] jako fázový posun δ, vyjádřený jako

$$\delta = \frac{t_2 - t_0}{T_s/2} \cdot 180^\circ.$$

Menší fázový posun δ znamená vyšší výstupní napětí a naopak.

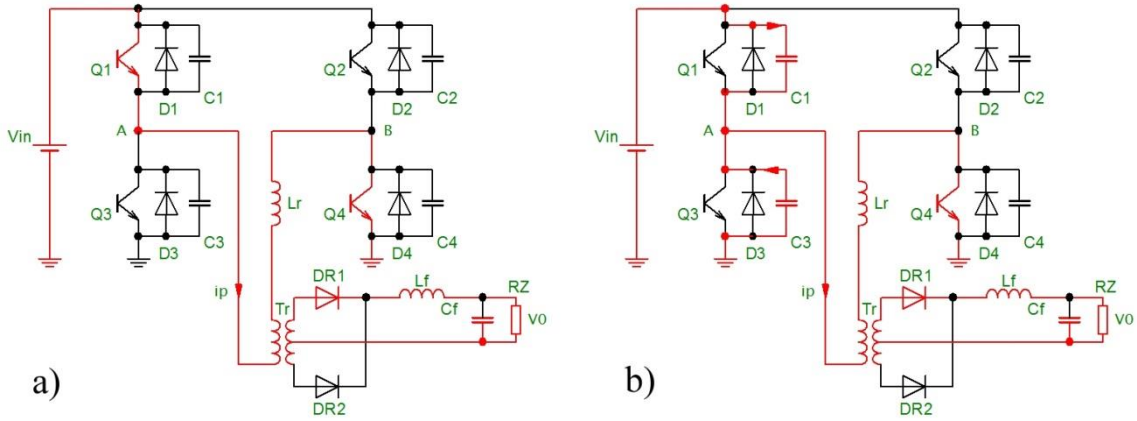
Pro lepší popis dějů toho měniče je vhodné jednotlivé části jeho průběhů rozdělit do 12 fází, intervalů. Před samotnou analýzou dějů si určíme následující podmínky:

- všechny výkonové prvky a diody jsou ideální,
- transformátor, stejně tak jako všechny indukčnosti a kapacity jsou ideální (tj. bez parazitních vlastností),
- C₁ = C₃ = C_{lead}, C₂ = C₄ = C_{lag},
- rezonanční indukčnost je mnohem menší než filtrační zohledněná na primární stranu; tedy že L_r << p² · L_f, kde p je převod transformátoru $p = \frac{N_p}{N_s}$.



Obr. 22 Průběhy při práci můstkového měniče [19]

Fáze 0 [v čase t_0] (Obr. 23a): Těsně před časem t_0 jsou sepnuté tranzistory Q1 a Q4, jimiž teče primární proud i_p . Na straně sekundární je v sepnutém stavu dioda DR1.



Obr. 23 Ekvivalentní obvody fáze 0 a fáze 1

Fáze 1 [t_0, t_1] (Obr. 23b): V čase t_0 je vypnut tranzistor Q1 a primární proud i_p nabíjí kapacitu C_1 a vybíjí C_3 . Napětí na C_1 je limitováno napětím C_3 , na kterém je v okamžiku vypnutí tranzistoru Q1 napětí rovno vstupnímu. Díky tomu Q1 vypíná v nule napětí. Jestliže je indukce výstupního filtru velká, tak proud primárního vinutí i_p je během této fáze téměř konstantní. Primární proud i_p a napětí na kondenzátorech C_1 a C_3 můžeme vyjádřit takto:

$$i_p(t) = I_p(t_0) \approx I_1 \quad (4.1)$$

$$u_{C1}(t) = \frac{I_1}{2C_{lead}} (t - t_0) \quad (4.2)$$

$$u_{C3}(t) = U_{in} - \frac{I_1}{2C_{lead}} (t - t_0) \quad (4.3)$$

V čase t_1 napětí na C_1 dosáhne U_{in} a napětí C_3 klesne na nulu, v tu chvíli sepne dioda D_3 . Časový interval fáze 1 je:

$$t_{01} = \frac{2 C_{lead} U_{in}}{I_1} \quad (4.4)$$

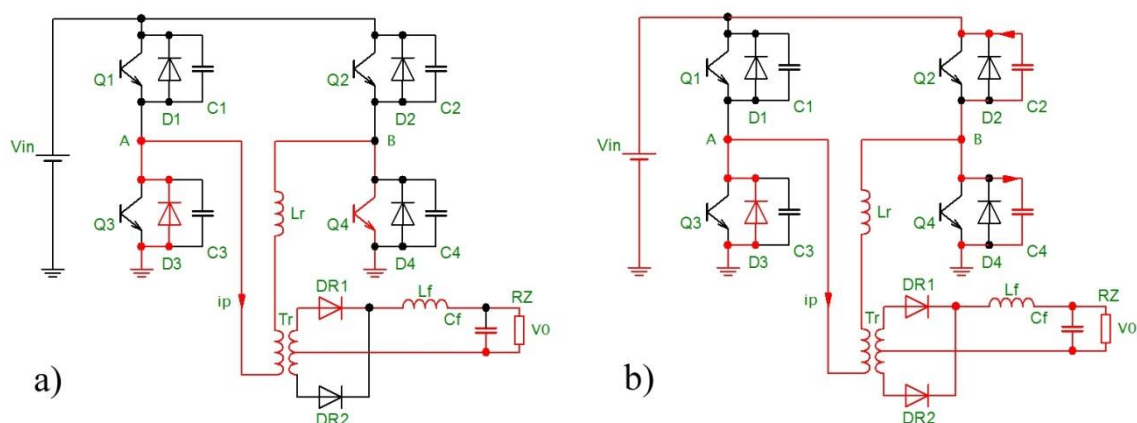
Fáze 2 [t_1, t_2] (Obr. 24a): V čase t_1 vede dioda D_1 , která udržuje nulové napětí na kondenzátoru C_3 , díky čemuž tranzistor Q3 sepne v nule napětí. Mimo spínání v nule napětí je nutné zajistit správný deadtime ($t_{d(lead)}$) mezi řídicími signály Q1 a Q3. Ten by měl být delší než t_{01} , tedy:

$$t_{d(lead)} > \frac{2 C_{lead} U_{in}}{I_1} \quad (4.5)$$

Během fáze 2 je primární proud i_p ekvivalentní výstupnímu proudu filtrační indukce zohledněné na primární stranu, neboli:

$$i_p = \frac{i_{Lf}(t)}{p} \quad (4.6)$$

V čase t_2 označme proud i_p jako I_2 .



Obr. 24 Ekvivalentní obvody fáze 2 a fáze 3

Fáze 3 [t_2, t_3] (Obr. 24b): V čase t_2 je tranzistor Q4 vypnut v nule napětí díky kapacitám C_2 a C_4 . Primární proud i_p nabíjí C_4 a vybíjí C_2 . Nyní je napětí $u_{AB} = -u_{C4}$. Toto záporné napětí zapříčiní snížení proudu i_p . V souladu s ním klesá proud vrchního vinutí sekundární strany transformátoru, který je v tu chvíli menší než proud filtrační tlumivky, tudíž začne vést druhá dioda usměrňovače D_{R2} a spodní sekundární vinutí tím vykryje způsobený proudový deficit. Pakliže oběma diodami teče stejný proud (a tedy i stejně velký proud jednotlivými vinutími transformátoru), tak celkové napětí obou sekundárních vinutí je nulové, a tedy i napětí vinutí na primární straně je rovněž nula. To znamená, že napětí u_{AB} je zcela závislé na rezonanční indukčnosti. Tedy, během fáze 3 rezonuje L_r s C_2 a C_4 . Primární proud i_p a napětí na kondenzátorech C_2 a C_4 jsou dána:

$$i_p(t) = I_2 \cos \omega_1 (t - t_2) \quad (4.7)$$

$$u_{C4}(t) = Z_1 I_2 \sin \omega_1 (t - t_2) \quad (4.8)$$

$$u_{C2}(t) = U_{in} - Z_1 I_2 \sin \omega_1 (t - t_2) \quad (4.9)$$

kde $Z_1 = \sqrt{L_r / (2C_{lag})}$ a $\omega_1 = 1 / \sqrt{2L_r C_{lag}}$. V čase t_3 se kondenzátor C_4 nabije na napětí U_{in} , napětí na C_2 klesne až k nule a sepne dioda D_2 . Časový interval fáze 3 je:

$$t_{23} = \frac{1}{\omega_1} \arcsin \frac{U_{in}}{Z_1 I_2} \quad (4.10)$$

Fáze 4 [t₃, t₄] (Obr. 25a): V čase 3 již vede dioda D₂ a napětí na C₂ je nulové. Q2 zapíná v nule napětí. Deadtime mezi řídicími signály Q2 a Q4 – t_{d(lag)}, by měl být delší než t₂₃. Tedy:

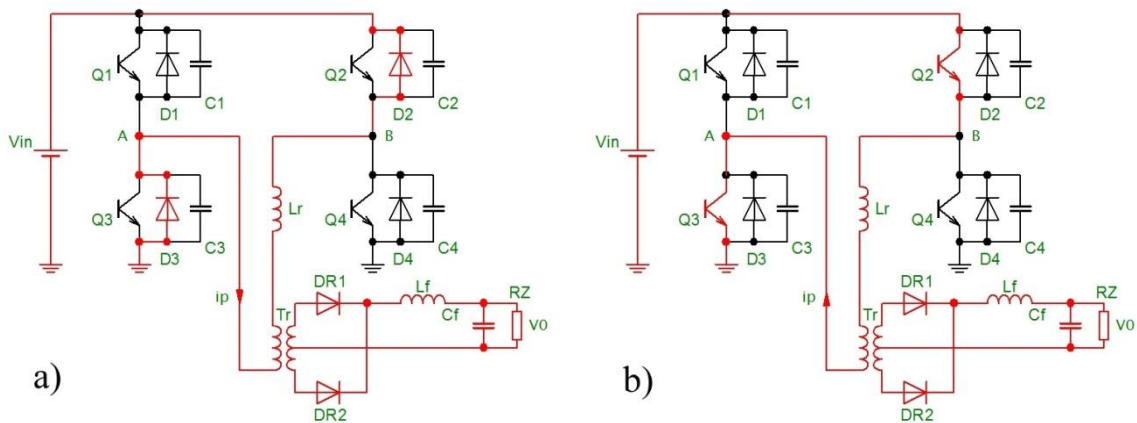
$$t_{d(lag)} > \frac{1}{\omega_1} \arcsin \frac{U_{in}}{Z_1 I_2} \quad (4.11)$$

Během tohoto intervalu teče proud i_p přes diody D₂ a D₃ a energie rezonanční indukčnosti se regeneruje ve zdroji vstupního napětí. Obě usměrňující diody stále vedou proud, a tedy napětí na vinutích primární a sekundární strany transformátoru jsou nulová. V tuto chvíli jsou napětí rezonanční indukce a zdroje opačná a proud začne lineárně klesat podle vzorce:

$$i_p(t) = I_p(t_3) - \frac{U_{in}}{L_r} (t - t_3) \quad (4.12)$$

V čase t₄ klesá proud i_p k nule a diody D₂ a D₃ přirozeně vypínají. Doba fáze 4 se spočítá:

$$t_{34} = \frac{L_r I_p(t_3)}{U_{in}} \quad (4.13)$$



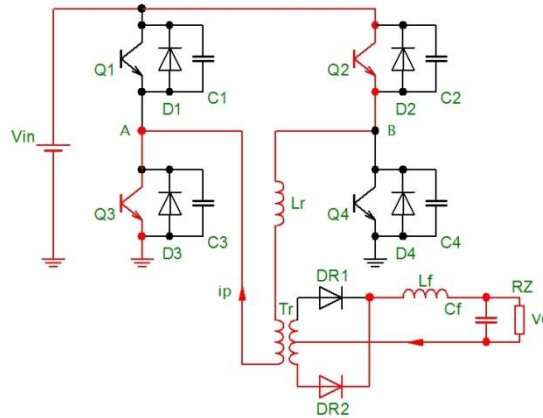
Obr. 25 Ekvivalentní obvody fáze 4 a fáze 5

Fáze 5 [t₄, t₅] (Obr. 25b): V čase t₄ proud prochází nulou a dále vrůstá teď již v opačné polaritě přes tranzistory Q2 a Q3. Ovšem není ještě tak velký, aby se podílel na výkonu měniče. Obě diody usměrňovače jsou tedy stále v propustném směru a na vinutích transformátoru je stále nulové napětí. Avšak opačně polarizované napětí na rezonanční tlumivce (opačně polarizované vzhledem k původnímu napětí) velikost proudu i_p lineárně zvyšuje (zvyšuje zápornou hodnotu) podle vzorce:

$$i_p(t) = -\frac{U_{in}}{L_r}(t - t_4) \quad (4.14)$$

V čase t_5 proud i_p překročí hodnotu proudu výstupní tlumivky, zohledněný na primární stranu transformátoru, který je roven $-L_f(t_5)/p$. Dioda D_{R1} vypíná a výstupní proud tlumivky teče již jen přes D_{R2} . Doba fáze 5 je:

$$t_{45} = \frac{L_r L_{L_f}(t_5)}{p U_{in}} \quad (4.15)$$



Obr. 26 Ekvivalentní obvod fáze 6

Fáze 6 [t_5, t_6] (Obr. 26): Od času t_5 vstupní napětí U_{in} dodává výkon do zátěže a proud i_p je:

$$i_p(t) = -\frac{U_{in} - pU_0}{L_r + p^2 L_f}(t - t_5) - \frac{I_{L_f}(t_5)}{p} \quad (4.16)$$

Za předpokladu, že platí $L_r \ll p^2 \cdot L_f$, můžeme rovnici 1.16 přepsat do tvaru:

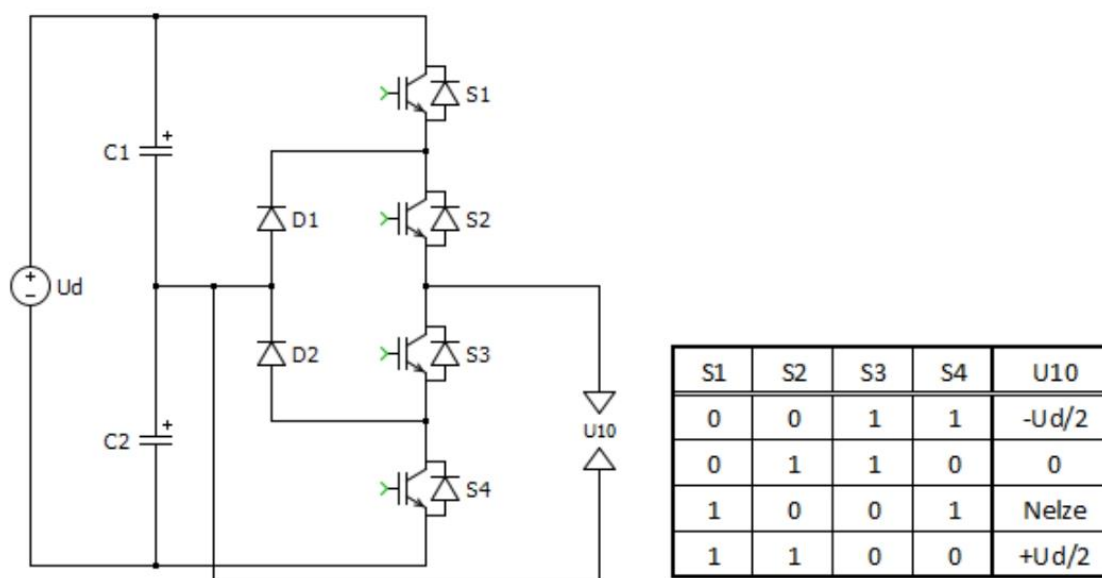
$$i_p(t) = -\frac{U_{in} - U_0}{p L_f}(t - t_5) - \frac{I_{L_f}(t_5)}{p} \quad (4.16)$$

V čase t_6 vypíná Q3 a začíná druhá polovina periody [t_6, t_{12}], která je stejná jako ta první [t_0, t_6]. [19]

4.3 Tříúrovňový měnič

V elektrické trakci nebo v energetice pro propojování stejnosměrných a střídavých sítí vznikla potřeba střídačů na vysoké napětí. Pro tyto účely bylo již v roce 1981 publikováno řešení víceúrovňových měničů. Princip je jednoduchý. U dvouúrovňových měničů se výsledné napětí vytváří ze dvou možných potenciálů napětí U_d , a to $+U_d/2$ a $-U_d/2$. U tříúrovňového měniče k nim přibývá ještě potenciál nula. Základní zapojení i se základními spínacími

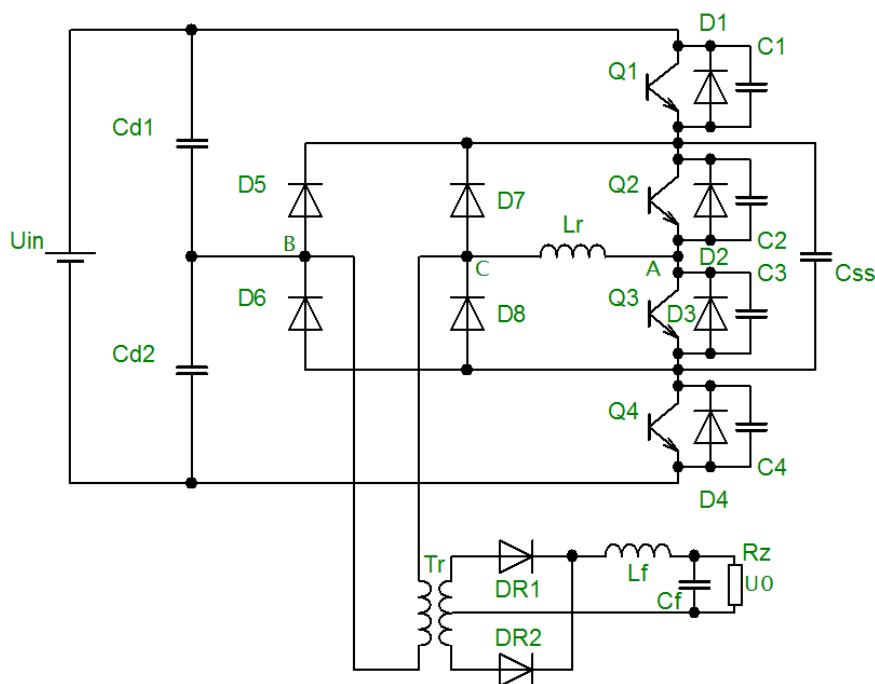
kombinacemi tranzistorů je pak na Obr. 27. Výhodou je bezpečné dělení napětí přes kondenzátorový dělič na jednotlivé součástky a nižší obsah harmonických ve výstupním napětí než u normálních střídačů. Nebezpečí hrozí při sepnutí tranzistorů S1 a S4, kdy může dojít ke zničení prvků vlivem vyrovnávacích proudů. Jedním z dalších problémů je pak řízení měniče tak, aby rozdíl napětí na jednotlivých dělicích kondenzátorech (zde C1 a C2) byl dostatečně nízký. [21]



Obr. 27 Tříúrovňový měnič s upínacími diodami a se spínacími kombinacemi [22]

4.3.1 Princip fázově posunutého tříúrovňového měniče se spínáním v nule napětí

Na Obr. 28 je schéma zapojení fázově posunutého tříúrovňového měniče se spínáním v nule napětí, na kterém si vysvětlíme základní princip jeho činnosti. Kondenzátory C_{d1} a C_{d2} jsou stejné a dostatečně velké k dělení vstupního napětí U_{in} . Tedy $U_{Cd1} = U_{Cd2} = U_{in}/2$. Stejně jako u můstkového měniče jsou tranzistory Q1 až Q4 hlavními výkonovými prvky obvodu, $D_1 - D_4$ jsou antiparalelní diody (zpětné diody součástí tranzistorů MOSFET), $C_1 - C_4$ paralelní kondenzátory k výkonovým prvkům (případně vnitřní parazitní kapacity) a indukčnost L_r , která je zde externí rezonanční indukčností, bez které by ZVS nebylo možné. Kondenzátor C_{SS} je takzvaný plovoucí kondenzátor, jehož napětí je v ustáleném stavu $U_{in}/2$. Diody D_5 a D_6 jsou rekuperační diody, které pomáhají stabilizovat napětí na C_{SS} . Jsou zde ještě navíc přidáné upínací diody D_7 a D_8 . Jelikož budeme měnič řídit fázovým posunem, zavedeme opět vedoucí a zaostávající větvev. Jak plyne i z tabulky možných kombinací, nejvýhodnější bude zvolit tranzistory Q1 a Q4 jako tranzistory vedoucí (tzv. vnější větvev) a tranzistory Q2 a Q3 jako tranzistory zaostávající (vnitřní).



Obr. 28 Schéma komplexnějšího zapojení tříúrovňového měniče

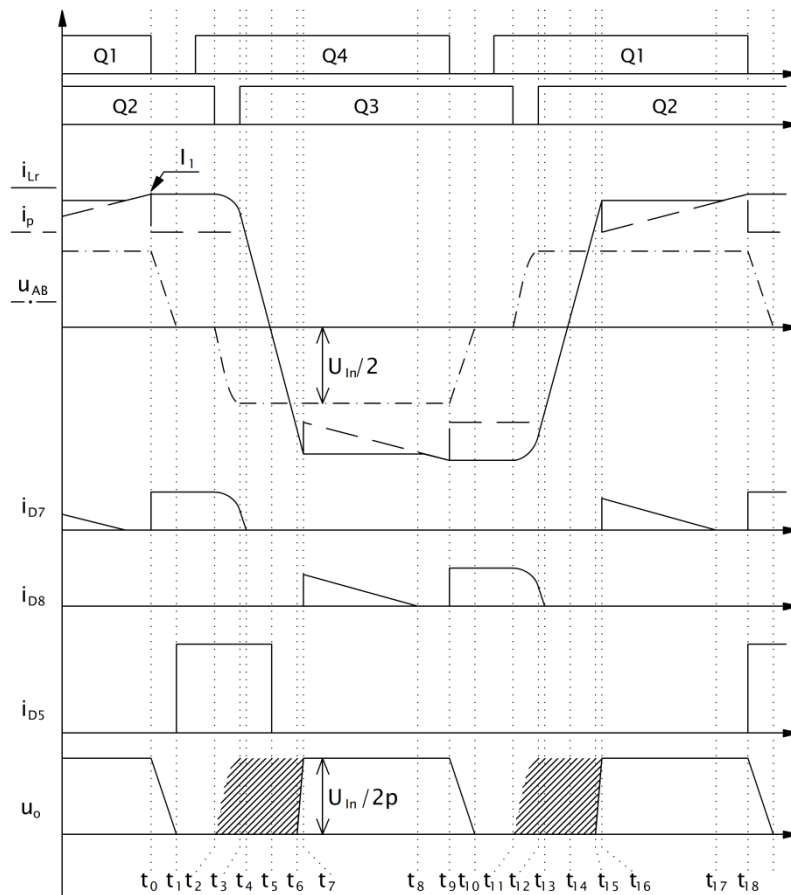
Opět budeme provádět analýzu obvodu po jednotlivých sekcích. Předtím si však zavedeme následující podmínky:

Všechny výkonové spínací prvky a diody jsou ideální až na usměrňovací diody D_{R1} a D_{R2} . Abychom je mohli považovat za ideální, připojíme k nim paralelní kapacity C_{DR1} a C_{DR2} simulující komutační náboje (náboje zpětného zotavení).

- Všechny indukčnosti, kapacity a transformátor jsou ideální.
- $C_1 = C_4 = C_{lead}$, $C_2 = C_3 = C_{lag}$.
- $L_f \gg L_r/p^2$, kde p je převod transformátoru
- C_{d1} a C_{d2} jsou stejné a dostatečně velké kapacity, abychom je mohli zaměnit za dva napěťové zdroje s napětím rovným polovině vstupního napětí U_{in} . Tedy

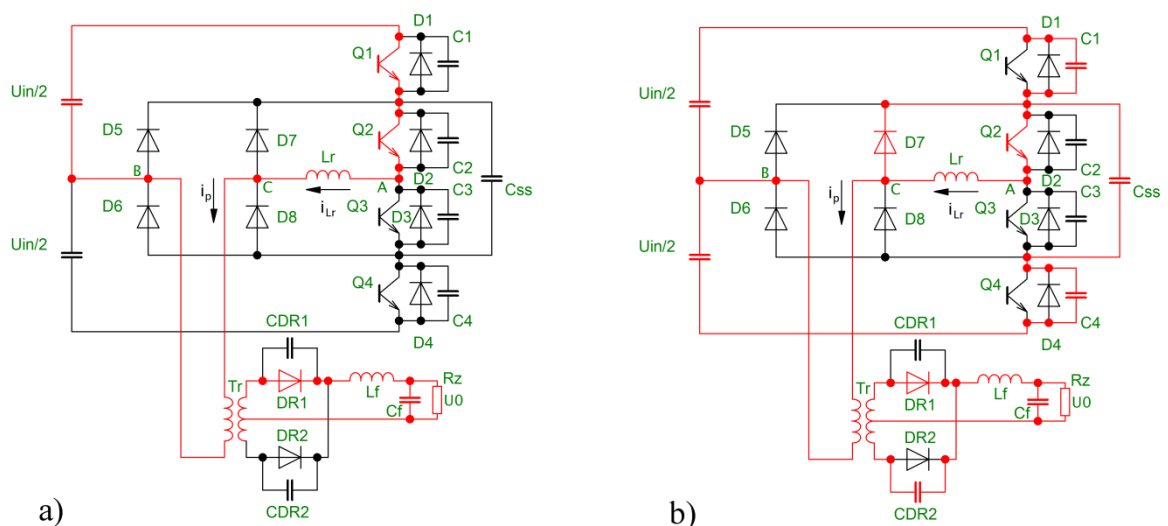
$$U_{Cd1} = U_{Cd2} = U_{in}/2.$$

Celou jednu spínací periodu si tentokrát rozdělíme na 18 dílčích časových intervalů, fází. Jednotlivé průběhy v jedné periodě, jsou pak naznačeny na Obr. 29. Ke každé fázi je naznačen ekvivalentní obvod.



Obr. 29 Průběhy při práci tříúrovňového měniče [23]

Fáze 0 [v čase t_0] (Obr. 30a): V čase t_0 jsou sepnuté tranzistory Q1 a Q2, dioda D_{R1} vede a dioda D_{R2} je vypnuta.



Obr. 30 Ekvivalentní obvody fáze 0 a fáze 1

Fáze 1 [t_0, t_1] (Obr. 30b): Tranzistor Q1 je vypnut. Primární proud i_p nabíjí kondenzátor C_1 a vybíjí C_4 přes plovoucí kondenzátor C_{SS} , napětí u_{AB} klesá. Pokud se primární napětí transformátoru u_{CB} nemění, pak napětí na rezonanční tlumivce klesá pod nulu, takže ihned

sepne dioda D_7 a napětí u_{AC} zůstane nulové. Proto by mělo napětí u_{CB} klesat a sním i klesá napětí na sekundární straně transformátoru, čímž se vybíjí kapacita C_{DR2} . Tudiž proud filtrační tlumivkou je rozdělen na dvě části: větší část se projevuje na primární straně vybíjením kapacity C_4 a nabíjením C_1 , kdežto menší část vybíjí kapacitu C_{DR2} . Bližší vysvětlení fáze 1 poskytuje Obr. 31, kde C'_D je obraz kondenzátoru kapacity C_{DR2} na primární straně a podobně I_1 je proud odpovídající proudu v čase t_0 filtrační tlumivkou, převeden na primární stranu. Z toho zjednodušeného obvodu pak můžeme poskládat rovnice pro obvodové veličiny:

$$u_{C1}(t) = \frac{I_1}{2C_{lead} + C'_D} (t - t_0) \quad (4.17)$$

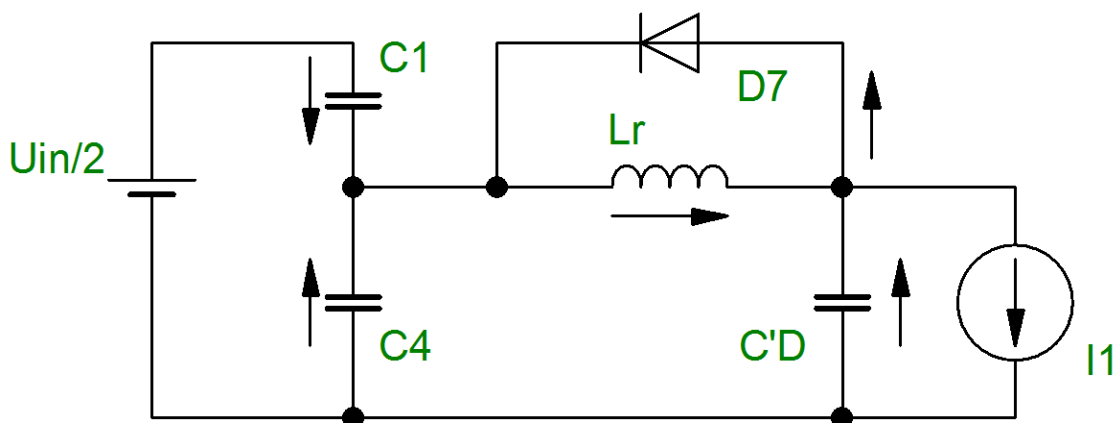
$$u_{C4}(t) = u_{C'D} = \frac{U_{in}}{2} - \frac{I_1}{2C_{lead} + C'_D} (t - t_0) \quad (4.18)$$

$$i_{Lr}(t) = I_1 \quad (4.19)$$

$$i_p = \frac{2C_{lead}}{2C_{lead} + C'_D} \cdot I_1 \quad (4.20)$$

Z posledních dvou vztahů vyplývá, že proud i_p trochu poklesne, zatímco proud rezonanční tlumivkou i_{Lr} zůstane stejný. Rozdíl mezi proudy i_p a i_{Lr} teče diodou D_7 . Jak C_1 , tak C_4 i C'_D omezují vzrůstající napětí na Q1. Q1 je vypnut v nule napětí. V čase t_1 klesne napětí na kondenzátorech C_4 a C'_D na nulu, sepne dioda D_{R2} a potenciál v bodě A klesne na $U_{in}/2$. V tu chvíli sepne D_5 a napětí u_{AB} bude rovno nule. Doba fáze 1 je:

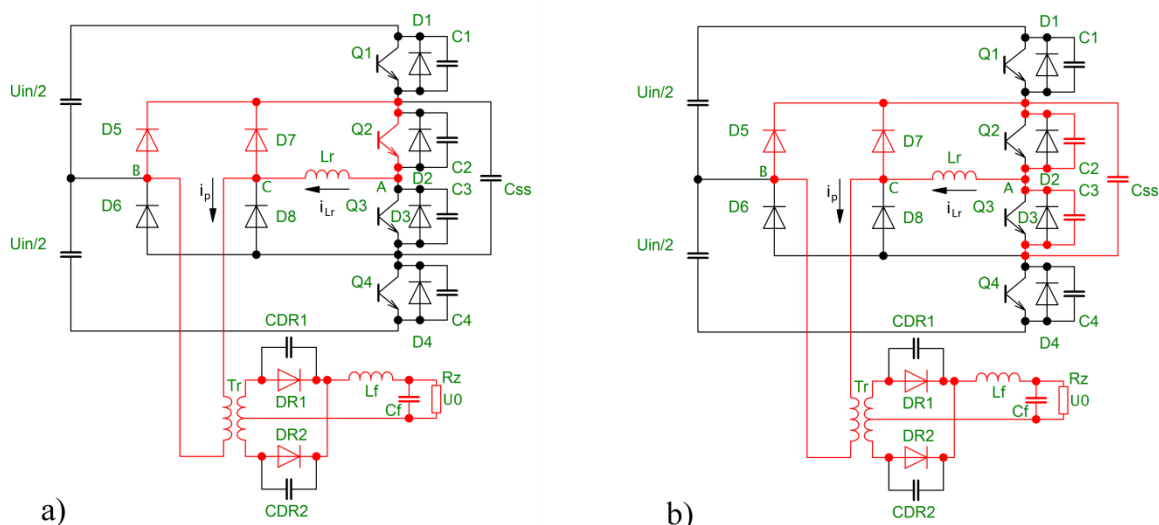
$$t_{01} = \frac{U_{in}}{2I_1} \cdot (2C_{lead} + C'_D) \quad (4.21)$$



Obr. 31 Zjednodušený obvod ekvivalentní fázi 1

Fáze 2 [t_1 , t_2] (Obr. 32a): Jakmile je vybit kondenzátor C_4 (je na něm nulové napětí), sepne samovolně dioda D_5 . Tranzistor Q4 je sepnut v nule napětí. Zpoždění sepnutí tranzistoru

Q4 za vypnutím tranzistoru Q1 musí být větší než je doba fáze 1 $t_{d(\text{lead})} > t_{01}$. Během tohoto intervalu je u_{AB} nulové, měnič pracuje v nulovém stavu. Proud i_p a i_{Lr} se nemění. Rekuperační a upínací diody vedou společně.



Obr. 32 Ekvivalentní obvody fáze 2 a fáze 3

Fáze 3 [t₂, t₃] (Obr. 32b): Tranzistor Q2 je v čase t₂ vypnut a proud i_{Lr} nabíjí kapacitu C₂ a vybíjí C₃ přes plovoucí kondenzátor C_{SS}. Díky tomu vypíná tranzistor Q2 v nule napětí. V tuto chvíli se napětí u_{AB} rovná $-u_{C2}$. Obě diody usměrňovače (D_{R1}, D_{R2}) vedou společně, tedy celkové napětí na sekundárních vinutích transformátoru je nulové a stejně pak je nulové i napětí primární strany. Tedy napětí u_{AB} je plně závislé na L_r. Během této fáze L_r rezonuje s kapacitami C₂ a C₃:

$$i_{Lr}(t) = I_1 \cos \omega_1 \cdot (t - t_2) \quad (4.22)$$

$$u_{C2}(t) = Z_{r1} I_1 \sin \omega_1 \cdot (t - t_2) \quad (4.23)$$

$$u_{C3}(t) = \frac{U_{in}}{2} - Z_{r1} I_1 \sin \omega_1 \cdot (t - t_2) \quad (4.24)$$

kde $Z_{r1} = \sqrt{L_r / 2C_{lag}}$, a $\omega_1 = 1 / \sqrt{2L_r C_{lag}}$.

V čase t₃ vzroste napětí u_{C2} na U_{in}/2 a napětí u_{C3} klesne na nulu. Doba tohoto intervalu pak je:

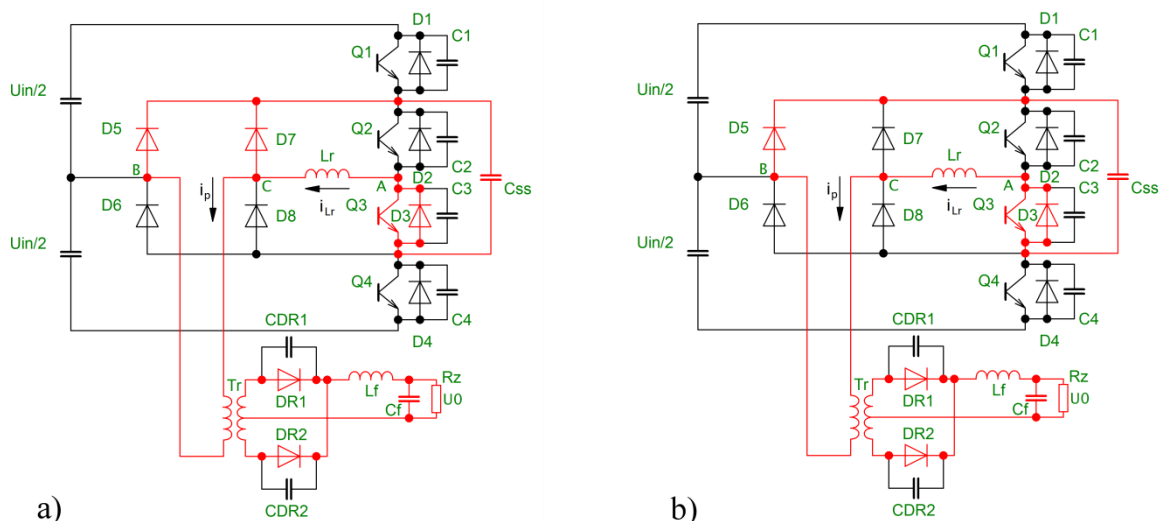
$$t_{23} = \frac{1}{\omega_1} \sin^{-1} \left(\frac{U_{in}}{2Z_{r1}I_1} \right) \quad (4.25)$$

Fáze 4 [t₃, t₄] (Obr. 33a): V čase t₃ vede dioda D₃, takže tranzistor Q3 může být sepnut v nule napětí. Zpoždění sepnutí tranzistoru Q3 za vypnutím tranzistoru Q2 musí být větší než

délka fáze 3, tedy $t_{d(lag)} > t_{23}$. Obě diody usměrňovače jsou stále sepnuté, takže napětí na primární i sekundární straně jsou nulová. D_5 a D_7 jsou také sepnuté a tedy na tlumivce L_r je celé napětí $U_{in}/2$, které vede k lineárnímu poklesu proudu podle rovnice:

$$i_{Lr}(t) = I_{Lr}(t_3) - \frac{U_{in}}{2L_r} (t - t_3) \quad (4.26)$$

V čase t_4 je již proud i_{Lr} klesne na hodnotu i_p a D_7 vypne.



Obr. 33 Ekvivalentní obvody fáze 4 a fáze 5

Fáze 5 [t_5 , t_6] (Obr. 33b): Během této fáze je na indukčnosti L_r napětí $U_{in}/2$ a proud i_{Lr} společně s proudem i_p lineárně klesají podle rovnice:

$$i_{Lr}(t) = i_p(t) = I_{Lr}(t_4) - \frac{U_{in}}{2L_r} (t - t_4) \quad (4.27)$$

V čase t_5 proud i_p klesne až na nulu a rekuperační dioda D_5 vypne. Délka tohoto intervalu je:

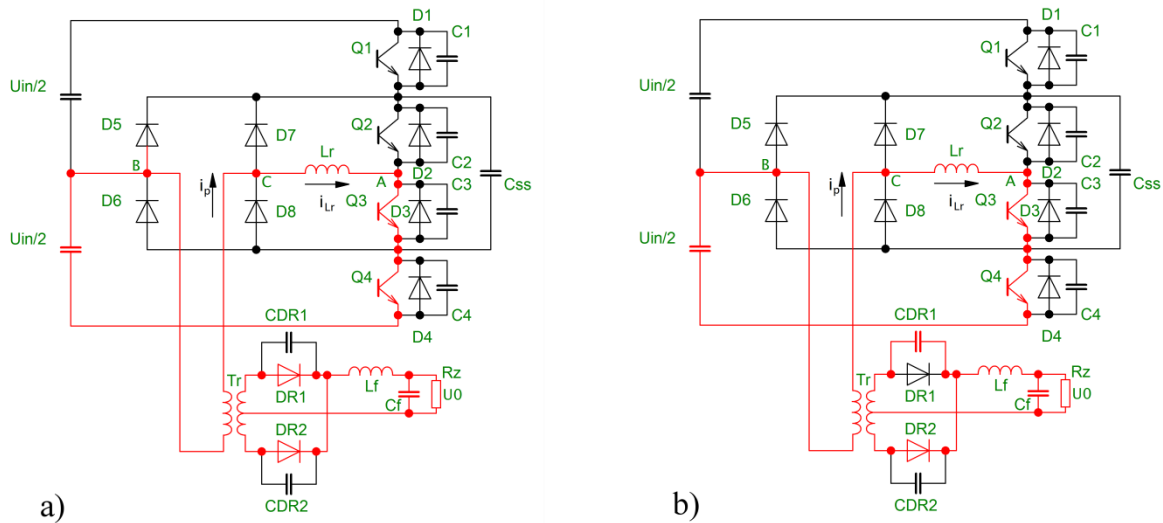
$$t_{35} = \frac{2L_r I_{Lr}(t_3)}{U_{in}} \quad (4.28)$$

Fáze 6 [t_6 , t_7] (Obr. 33a): Od času t_5 roste proud s opačnou polaritou přes tranzistory Q_3 a Q_4 . Proud i_p se nijak nepodílí na proudu zátěže, protože obě diody usměrňovače jsou stále sepnuté a proto napětí na obou stranách transformátoru jsou nulová. Proto je celé napětí $U_{in}/2$ jen na tlumivce L_r , které neustále způsobuje pokles proudu i_{Lr} a tedy i_p podle rovnice:

$$i_{Lr}(t) = i_p(t) = -\frac{U_{in}}{2L_r} (t - t_5) \quad (4.29)$$

V čase t_6 poklese proud i_p pod hodnotu proudu filtrační tlumivky na sekundární straně s ohledem na převod transformátoru, tedy že $i_p = -i_{Lr}(t_6)/p$. V tom okamžiku vypne dioda D_{R1} a všechen proud se uzavírá přes diodu D_{R2} . Doba této fáze pak je:

$$t_{56} = \frac{L_r I_{Lf}(t_6)/p}{U_{in}/2} \quad (4.30)$$



Obr. 34 Ekvivalentní obvody fáze 6 a fáze 7

Fáze 7 [t_7, t_8] (Obr. 34b): V tomto intervalu spolu rezonují indukčnost L_r a kapacita C_{DR1} . C_{DR1} se nabíjí a proudy i_p a i_{Lr} stále klesají podle rovnice:

$$i_{Lr}(t) = i_p(t) = -\frac{I_{Lf}(t_6)}{p} - \frac{U_{in}}{2Z_{r2}} \sin \omega_2 \cdot (t - t_6) \quad (4.31)$$

$$u_{CDR1}(t) = \frac{U_{in}}{p} [1 - \cos \omega_2 \cdot (t - t_6)] \quad (4.32)$$

kde $Z_{r2} = \sqrt{L_r/C'_D}$ a $\omega_2 = 1/\sqrt{L_r C'_D}$.

V čase t_7 dosáhne napětí na C_{DR1} hodnoty $U_{in}/2p$ a primární napětí u_{CB} dosáhne $-U_{in}/2$, což způsobí sepnutí diody D_8 a napětí u_{CB} je udrženo na hodnotě $-U_{in}/2$, proto i napětí na C_{DR1} zůstane na hodnotě $U_{in}/2p$. V tento moment jsou i_p a i_{Lr} rovny $-I_2$.

$$I_2 = \frac{I_{Lf}(t_6)}{p} + \frac{U_{in}}{2Z_{r2}} \quad (4.33)$$

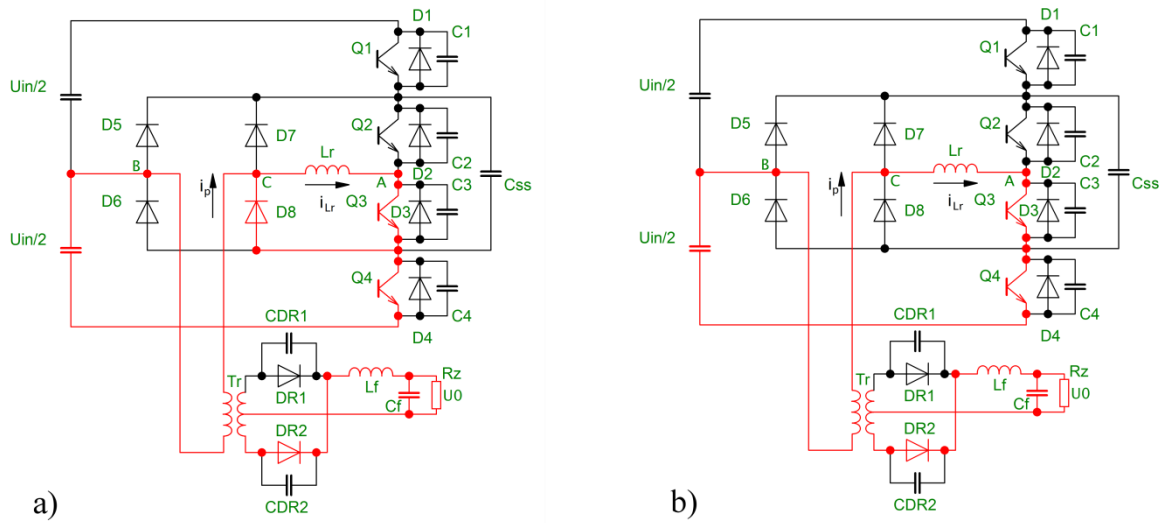
Doba fáze 8 je:

$$t_{67} = \frac{\pi}{2\omega_2} \quad (4.34)$$

Fáze 8 [t₇, t₈] (Obr. 35a): Jakmile sepne D₈, proud primárním vinutím klesne, což se odrazí na proudu filtrační tlumivky. Proud i_{Lr} se nemění. Diodou D₈ teče malý proud roven rozdílu proudů i_p a i_{Lr}.

$$i_p(t) = -\frac{U_{in} - pV_0}{2p^2L_f} \cdot (t - t_7) \quad (4.35)$$

V čase t₈ je proud i_p roven i_{Lr} a dioda D₈ vypíná.



Obr. 35 Ekvivalentní obvody fáze 8 a fáze9

Fáze 9 [t₈,t₉] (Obr. 35b): Během této fáze primární strana dodává výkon do zátěže, proudy i_p a i_{Lr} vyjadřuje rovnice (2.35).

V čase t₉ vypne Q4 a začíná druhá polovina periody [t₉,t₁₈], která je podobná té první [t₀,t₉], proto již není zapotřebí ji dále rozebírat.

4.3.2 Podmínky ZVS a ztráty pracovního cyklu

A. Podmínka ZVS pro vedoucí větev

Z fáze 1 plyne, že pokud máme realizovat ZVS pro vedoucí větev, potřebujeme energii k nabití C₁ a vybití C₄ a C_{DR2}, tedy:

$$\begin{aligned} E_{lead} &> \frac{1}{2} C_1 \left(\frac{U_{in}}{2}\right)^2 + \frac{1}{2} C_4 \left(\frac{U_{in}}{2}\right)^2 + \frac{1}{2} C'_D \left(\frac{U_{in}}{2}\right)^2 \\ &= C_{lead} \left(\frac{U_{in}}{2}\right)^2 + \frac{1}{2} C'_D \left(\frac{U_{in}}{2}\right)^2, \end{aligned} \quad (4.36)$$

kde C_{lead} je výstupní efektivní kapacita tranzistoru $C_{o(er)}$. Tato kapacita je závislá na U_{DS} a spočítá se následovně

$$\frac{C_{o(er)} \cdot U_{DS}^2}{2} = \int_0^{U_{DS}} C(u) \cdot u \, du \quad (4.37)$$

$$C_{o(er)} = \frac{2}{U_{DS}^2} \int_0^{U_{DS}} C(u) \cdot u \, du, \quad (4.38)$$

kde $C(u)$ je funkce závislosti výstupní kapacity C_{oss} na napětí U_{DS} . [24] Výstupní kapacita MOSFET C_{oss} je nepřímo úměrná druhé odmocnině napětí, po dosazení této závislosti do rovnice 4.38 dostaneme $C_{lead} = C_{o(er)} = \frac{4}{3} C_{oss}$.

Rovnici 4.36 pak můžeme přepsat na tvar

$$E_{lead} > \frac{4}{3} C_{oss} \left(\frac{U_{in}}{2}\right)^2 + \frac{1}{2} C'_D \left(\frac{U_{in}}{2}\right)^2 \quad (4.39)$$

Energie je dána filtrační indukčností. Pokud je filtrační indukčnost dostatečně velká, její energie je pak dost velká na realizaci ZVS pro vedoucí spínače v široké škále zatížení.

B. Podmínka ZVS pro zpožděnou větev

Z fáze 3 plyne, že pokud máme realizovat ZVS pro opožděnou větev, potřebujeme energii k nabytí C_2 a vybytí C_3 . Tedy:

$$\begin{aligned} E_{lag} &> \frac{1}{2} C_2 \left(\frac{U_{in}}{2}\right)^2 + \frac{1}{2} C_3 \left(\frac{U_{in}}{2}\right)^2 = C_{lag} \left(\frac{U_{in}}{2}\right)^2 \\ &= \frac{4}{3} C_{oss} \left(\frac{U_{in}}{2}\right)^2 \end{aligned} \quad (4.40)$$

Energie je dána rezonanční indukčností, tedy:

$$\frac{1}{2} L_r I^2(t_1) > \frac{4}{3} C_{oss} \left(\frac{U_{in}}{2}\right)^2 \quad (4.41)$$

Protože rezonanční tlumivka je o dost menší než přepočítaná tlumivka filtrační na primární stranu, je pro zpožděnou větev daleko těžší realizovat ZVS než pro větev vedoucí. Chceme-li zvětšit škálu zatížení, v kterém je možné provozovat ZVS pro opožděnou větev, je nutné zvětšit rezonanční tlumivku.

C. Ztráty efektivního otevření

Rezonanční tlumivka omezuje změnu proudu i_p , takže proud i_p potřebuje čas ke komutaci z kladného směru do záporného a naopak, tj. čas $[t_2, t_6]$ a $[t_{11}, t_{15}]$ jak ukazuje Obr. 29. Během těchto dvou intervalů je napětí u_{AB} , buď $+U_{in}/2$ nebo $-U_{in}/2$, ale primární proud transformátoru i_p se nijak nepodílí na proudu zátěží. Obě usměrňovací diody jsou sepnuté, takže celkové napětí na sekundární straně transformátoru je nulové a tudíž se na sekundární stranu nepřenáší energie. Ne Obr. 29 vyznačené vyšrafované zóny.

Čas této ztráty napětí je t_{26} , tedy ztráta efektivního otevření, a je dán poměrem mezi časem t_{26} a polovinou spínací periody.

$$D_{loss} = \frac{t_{26}}{\frac{T}{2}} \quad (4.42)$$

Čas t_{23} je příliš krátký, takže si můžeme dovolit jej zanedbat a do vzorce pak můžeme dosadit za čas t_{35} a t_{56} podle vzorců 4.28 a 4.30. Celá rovnice se nám pak změní:

$$D_{loss} = \frac{t_{36}}{\frac{T}{2}} = \frac{2(t_{35} + t_{56})}{T} = \frac{4L_r \frac{[I_{Lf}(t_3) + I_{Lf}(t_6)]}{p}}{U_{in} \cdot T} \quad (4.43)$$

A přibližně se rovná:

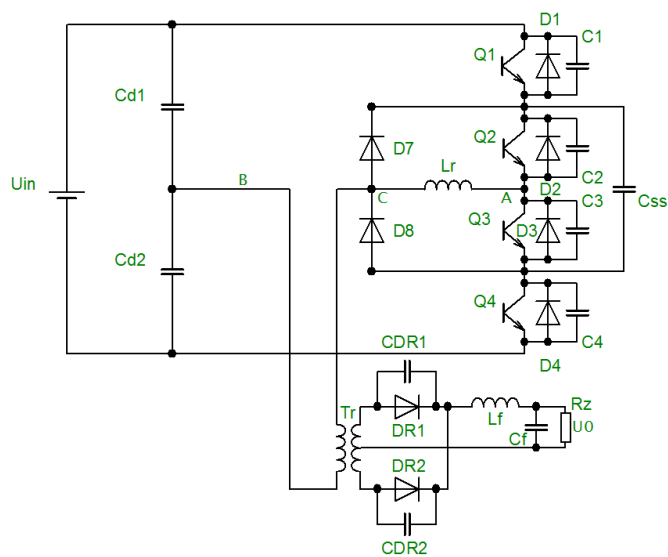
$$D_{loss} \approx \frac{8L_r \cdot I_o}{p \cdot U_{in} \cdot T} \quad (4.44)$$

Ze vzorce 2.44 pak tedy plyne, že větší rezonanční tlumivka způsobuje vyšší ztráty, podobně jako vyšší výstupní proud, resp. proud zátěže a nižší vstupní napětí.

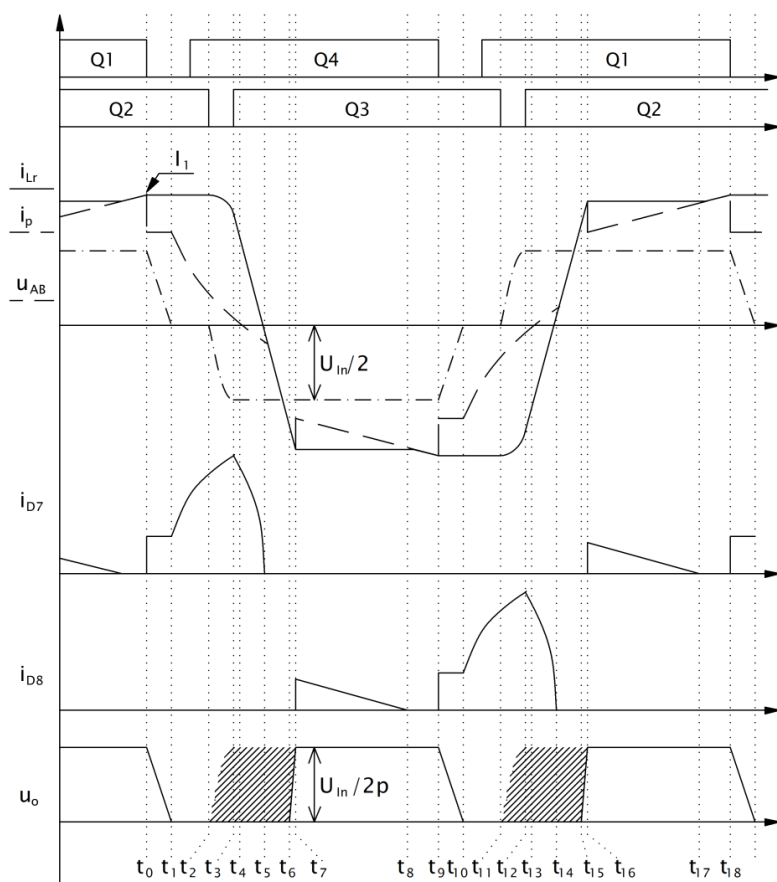
4.3.3 Tříúrovňový měnič se dvěma upínacími diodami

Z kapitoly 4.3.1 víme, že rekuperační dioda D_5 vede pouze během intervalu $[t_1, t_5]$. To odpovídá Obr. 32 a Obr. 33. Jestliže C_{ss} je dostatečně velká kapacita, aby udržela napětí na hodnotě $U_{in}/2$, tak primární proud i_p může téci jinou cestou, tj. spodním napěťovým zdrojem $U_{in}/2$, tranzistorem Q4 (respektive jeho diodou D4) a kapacitou C_{ss} , kdy napětí u_{CB} je také nula. Podobně pak v čase $[t_4, t_5]$ může proud i_p téci jinudy, tj. spodním napěťovým zdrojem $U_{in}/2$, tranzistorem Q4 (respektive jeho diodou D4) a tranzistorem Q3 (respektive je jeho diodou D3), kdy napětí u_{CB} je rovno $-U_{in}/2$. Tudíž můžeme diodu D_5 v zapojení vynechat, stejně jako diodu D_6 , takže schéma jak je uvedené na Obr. 28 může být zjednodušeno na Obr. 36. Na obrázku Obr. 37 jsou pak zobrazeny průběhy vycházející z toho zjednodušeného návrhu.

Při porovnání průběhů, Obr. 29 a Obr. 37, je vidět že jediné změny jsou na průbězích proudu i_p , i_{D7} a i_{D8} . Na Obr. 38 je pak znázorněna náhradní trasa proudu i_p . Tedy ekvivalentní obvody k Obr. 32 a Obr. 33. Jak již bylo zmíněno, tato trasa vede, díky absenci diody D_7 přes spodní napěťový zdroj diodu D_4 a kapacitu C_{SS} nebo diodu D_3 .

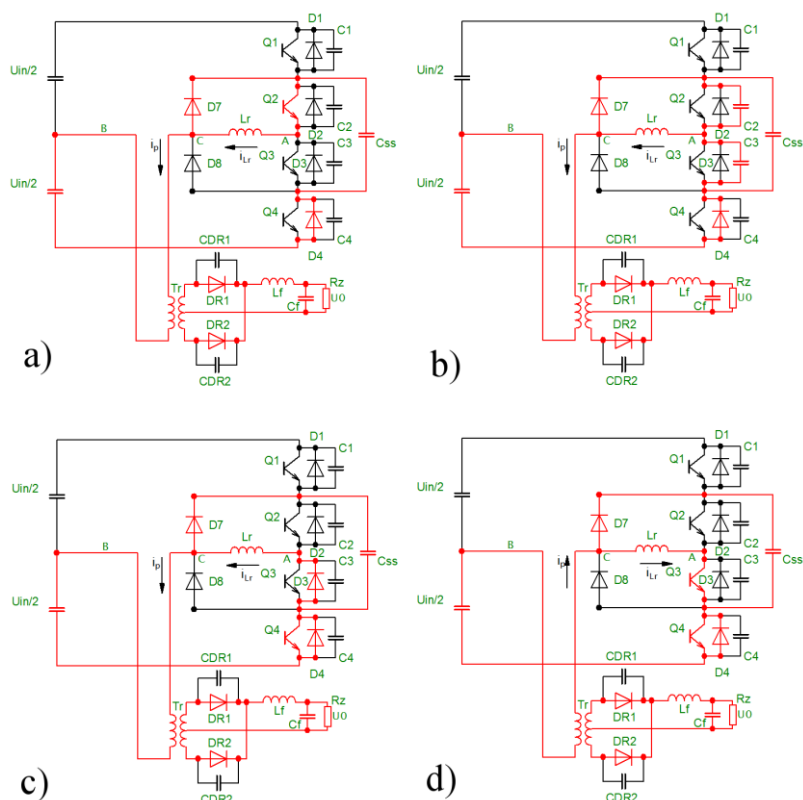


Obr. 36 Zjednodušené schéma tříúrovňového měniče



Obr. 37 Průběhy tříúrovňového měniče s dvěma diodami

I když na Obr. 36 a Obr. 38 není zobrazena rozptylová indukčnost primárního vinutí transformátoru, jelikož není velká, plovoucí kapacita C_{ss} s ní i tak rezonuje a proud i_p se díky této rezonanci rozpadá. Na rozdíl od Obr. 29, kde primární proud zůstává nezměněn. Rozdílový proud proud i_{Lr} a i_p teče skrze diodu D_7 . Proud i_{Lr} se nemění, takže proud diodou D_7 i_{D7} je větší, když rekuperační dioda v obvodu chybí, než když zůstane v obvodu zachována. [23]



Obr. 38 Ekvivalentní obvody fáze 2, 3, 4 a 5

4.3.4 Návrh komponent tříúrovňového měniče

V této kapitole představím jednoduchý způsob výpočtu jednotlivých komponent měniče na příkladu. K výpočtu jednotlivých součástí je zapotřebí znát chování obvodu představené v předešlých kapitolách a základní parametry měniče.

Pro vstupní a výstupní parametry měniče volím hodnoty vycházející z reálného měniče (resp. z technických podmínek tohoto měniče [25]). Těmito parametry jsou vstupní jmenovité napětí 600 V (trolejové napětí). Norma ČSN EN 50163:2004 [26] dále upravuje nejvyšší a nejvyšší hodnoty trvalého napětí, které jsou 400 a 720 V. Technické podmínky však upravují minimální hodnotu vstupního napětí, kdy je ještě měnič schopen dodávat jmenovité napětí, na 490 V. Maximální výstupní napětí 28 V s povoleným zvlnění ± 1 %, přičemž nominální je 26,7 V a nominální výstupní proud 120 A. Spínací frekvence měniče je 100 kHz, tedy perioda $T = 10 \mu s$.

S výpočtem komponent začnu u převodu transformátoru. Mějme maximální efektivní otevření $D_{efmax} = 0.8$ při nejnižším vstupním napětí, pak převod transformátoru p je roven:

$$p = \frac{\frac{U_{in\ min}}{2}}{\frac{(V_o + V_D)}{D_{efmax}}} \doteq 6,644, \quad (4.45)$$

kde V_D je úbytek napětí na usměrňovací diodě, $V_D = 1.5\ V$.

Počet závitů byl zvolen jako 6 na primární straně a po 1 na obou sekundárních vinutích. Tedy převod se změní na $p = 6$ a střída pak

$$D_{efmax} = \frac{2p \cdot (V_o + V_D)}{U_{in\ min}} \doteq 0,722 \quad (4.46)$$

Dále si stanovíme ztrátu pracovního cyklu jako $D_{lossmax} = 0.1$. Podle vzorce 4.44 pak spočteme velikost rezonanční tlumivky. Tedy:

$$L_r = \frac{D_{loss} \cdot p \cdot U_{in\ min} \cdot T}{8I_{o\ max}} = \frac{0,1 \cdot 6 \cdot 490 \cdot 10 \cdot 10^{-6}}{8 \cdot 120} \quad (4.47)$$

$$L_r = 3,063\ \mu H \quad (4.48)$$

Podle výpočtu 4.52 by však taková tlumivka způsobila tvrdé spínání již při poměrně vysoké zátěži. Zvolím tedy tlumivku větší, a to o velikosti $L_r = 6\ \mu H$. Ztráty pracovního cyklu se poté musí nutně změnit podle

$$D_{loss} = \frac{8L_r \cdot I_o}{p \cdot U_{in\ min} \cdot T} \quad (4.49)$$

na hodnotu $D_{loss} \doteq 0,196$. Pak ale musí platit, že

$$D_{lossmax} + D_{efmax} < 1 \quad (4.50)$$

tedy

$$0,918 < 1 \quad (4.51)$$

A jelikož daná nerovnost platí, můžu si dovolit mnou zvolenou tlumivku použít.

Dalším důležitým komponentem v obvodu je tranzistor. Při výpočtech uvažuji tranzistor, který používá i reálný měnič, k němuž se vztahují ostatní parametry. Jedná se o tranzistor CoolMOS Power MOSFET od firmy IXYS, IXKN 45N80, s maximálním napětím $V_{DSS} = 800\ V$ a proudem $I_D = 45\ A$. Důležitou hodnotou pro výpočet k je však jeho výstupní kapacita. Podle [4] je při napětích s kterými pracuju tato hodnota přibližně 200 pF.

Podle vzorce 4.41 je minimální proud, při kterém je realizováno ZVS v opožděné větvi roven

$$I_{lagmin} = \frac{U_{inmax}}{2} \cdot \sqrt{\frac{8}{3} \cdot \frac{C_{oss}}{L_r}} = \frac{750}{2} \cdot \sqrt{\frac{8}{3} \cdot \frac{200 \cdot 10^{-12}}{6 \cdot 10^{-6}}} \quad (4.52)$$

$$I_{lagmin} \doteq 3,536 \text{ A} \quad (4.53)$$

což je po přepočtu na sekundární stranu $I_{lagmin} \cdot 6 = 21,216 \text{ A}$. To odpovídá zhruba 15 % zátěže. Tudíž při zátěži nižší jak 15 % celkové, resp. při odběru nižším jak 18,37 A spíná vnitřní větev tvrdě.

Zpoždění gatového signálu, tzv. deadtime, uvažuji 100 ns. Podle rovnice 4.21 je proud, který plně vybijí výstupní kapacitu spínaného prvku vypočítán jako

$$I_1 = \frac{U_{in}}{2 \cdot t_{d(lead)}} \cdot (2C_{lead} + C'_D). \quad (4.54)$$

Je bohužel obtížné určit hodnotu C'_D . Z experimentálních výsledků víme, že 4/5 výstupního proudu je používáno k nabití, resp. vybití, výstupní kapacity spínaného prvku vedoucí větve, a že $C_{lead} = C_{oss}$. [23] Takže rovnici můžeme zjednodušit na tvar

$$\frac{4}{5} \cdot I_1 = \frac{U_{in}}{2 \cdot t_{d(lead)}} \cdot 2 \cdot \frac{4}{3} \cdot C_{oss} \quad (4.55)$$

$$I_1 = \frac{U_{in}}{t_{d(lead)}} \cdot \frac{5}{3} \cdot C_{oss} = \frac{750}{100 \cdot 10^{-9}} \cdot \frac{5}{3} \cdot 200 \cdot 10^{-12} \quad (4.56)$$

$$I_1 \doteq 2,5 \text{ A} \quad (4.57)$$

Opět po přepočtu na sekundární stranu mi vychází proud $I_1 \cdot 6 = 15 \text{ A}$. Tento výpočet nijak neodporuje rovnici 4.37.

Pro návrh výstupního filtru [27] vyjdeme z povoleného zvlnění 1 %. Pracovní frekvence na výstupu usměrňovače bude díky dvoucestnému usměrnění 200 kHz, tedy perioda $T = 5 \mu\text{s}$, přičemž maximální doba trvání napěťového pulzu na usměrňovači je:

$$t_p = T \cdot D_{efmax} = 5 \cdot 10^{-6} \cdot 0,722 = 3,61 \mu\text{s} \quad (4.58)$$

Pro výstupní napětí 28V bude tedy výstupní napětí transformátoru

$$U_S = \frac{U_o \cdot T}{t_p} = \frac{26,7 \cdot 5 \cdot 10^{-6}}{3,61 \cdot 10^{-6}} = 36,981 \text{ V} \quad (4.59)$$

Pro napětí na filtrační indukčnosti L_f platí

$$U_{L_f} = U_s - U_o = 36,981 - 26,7 = 10,281 \text{ V} \quad (4.60)$$

Pro ustálený stav tedy můžeme vyjádřit indukčnost jako

$$L_f = \frac{U_{L_f} \cdot t_p}{\Delta i} = \frac{10,281 \cdot 3,61 \cdot 10^{-6}}{6} \doteq 6,186 \mu\text{H}, \quad (4.61)$$

kde Δi je maximální zvlnění proudu tlumivkou a tato hodnota se volí v rozmezí 5 – 20 % z proudu I_o . Zvolím tedy zaokrouhlenou hodnotu tlumivky $L_f = 6 \mu\text{H}$. Tato hodnota nijak neodporuje podmínce $L_f \gg L_r/p^2$.

Velikost minimální výstupní kapacity filtru pak lze dopočítat z energie filtrační indukčnosti ze vztahu

$$C_f = \frac{L_f \cdot I_o^2}{(U_o + \Delta U_o)^2 + U_o^2} = \frac{6 \cdot 10^{-6} \cdot 120^2}{(26,7 \cdot 1,01)^2 + 26,7^2} \quad (4.62)$$

$$C_f \doteq 6029,692 \mu\text{F}$$

Pro výpočet vstupního kapacitního děliče [17] budu vycházet z Obr. 36. Předpokládejme nulový fázový posun. V takovém případě dojde ke společnému sepnutí tranzistorů Q1 a Q2 a v tu chvíli je výkon dodáván z kondenzátorů Cd1, na kterém je polovina vstupního napětí U_{in} . Jakmile je z kondenzátoru odebírán proud, napětí na něm klesne. Úbytek napětí v bodě B je dán vztahem

$$\frac{\Delta U_{in}}{2} = \frac{U_{in}}{2} - du, \quad (4.63)$$

kde

$$du = \frac{1}{C} \int_0^{\delta \frac{T}{2}} i dt. \quad (4.64)$$

Při odběru přibližně pravidelnými pravoúhlými proudovými impulzy o amplitudě I je

$$\frac{\Delta U_{in}}{2} \approx \frac{1}{C} \cdot I \cdot \delta \cdot \frac{T}{2} \quad (4.65)$$

Je-li možné, aby napětí klesalo v bodě B o například 0,2%, musí mít kondenzátory hodnotu

$$C_{d1} = C_{d2} = \frac{I \cdot \delta \cdot \frac{T}{2}}{0,002 \frac{U_{in}}{2}}. \quad (4.66)$$

Pokud se $I = I_o/p$, a zvolím-li $\delta = 0,5$ je výsledek

$$C_{dn} = \frac{I_o \cdot \delta \cdot T}{0,002 \cdot p \cdot U_{in}} = \frac{120 \cdot 0,5 \cdot 10 \cdot 10^{-6}}{0,002 \cdot 6 \cdot 490} \doteq 102,041 \mu F \quad (4.67)$$

5 Simulační prostředí LTspice

Analýza rezonančních měničů a jejich praktický návrh je bez počítačových simulací pracný, časově náročný a nákladný na opakovaný návrh transformátorů a tlumivek a změnu obvodového řešení. Počítačová simulace hraje významnou roli při analýze a návrhu měniče, včetně jeho řídicích obvodů. V literatuře se uvádí simulační program SPICE a program SIMULINK. [17]

Já zvolil program LTspice od firmy Linear Technology, který byl od počátku navržen na řešení simulací spínaných zdrojů. Na rozdíl od jiných programů založených na jádrech SPICE je tento program schopný simulovat chování měniče i v přechodových dějích. Uvažuje hysterezi a správně konverguje s hodnotami reálných polovodičů. Nepopíratelnou výhodou tohoto programu je také fakt, že je volně ke stažení na webových stránkách firmy Linear Technology.

Mezi další výhody patří i možnost vytváření vlastních komponent včetně těch polovodičových. Někteří výrobci polovodičových součástek také u svých výrobků nabízejí již hotové SPICE modely, které je možné do LTspice importovat. Program není nijak omezen počtem prvků podílejících se na simulaci a ani počtem dimenzí submodelů. Díky těmto výhodám se program LTspice těší široké uživatelské základně (k začátku roku 2011 používalo LTspice 1 600 000 000 uživatelů [28]).

5.1 Stručná historie LTspice

Již na konci 60. let minulého století vznikl na univerzitě v Berkley program s názvem CANCER (z anglického „Computer Analysis of Nonlinear Circuits Excluding Radiation“) pro počítačovou analýzu nelineárních obvodů. Program pracoval s textovým souborem, ve kterém byl popsán celý obvod s pevně danou syntaxí a příkazy. Tento soubor, nazývaný Netlist, se používá dodnes ve všech programech běžících na jádru SPICE.

V průběhu 70. let byl program přejmenován na SPICE („Simulation Program with Integrated-Circuit Emphasis“) a dále zdokonalován. Verze SPICE2G6 pak byla kompletně přepsaná v 80. letech do jazyka C a byl k ní přidán grafické rozhraní. Tak vzniká SPICE3, který není zcela kompatibilní s předchozí verzí, a proto někteří výrobci vydávají modely svých součástek ve verzích jak SPICE2, tak SPICE3.

SPICE se v té době stává prvním obvodovým simulátorem, který byl zdarma a navíc zcela otevřeným zdrojovým kódem, tzv. open-source software. Spousta společností toho využila k vytváření vlastních simulačních programů založených na jádru SPICE. První verzi pro

osobní počítače pak vydala firma MicroSim pod názvem PSPICE. Mnohdy je pak SPICE simulátor integrován do programů pro vytváření desek plošných spojů.

V 90. letech začala firma Linear Technology vyvíjet vlastní program, zatím jen pro interní využití, pod názvem DOS SwitcherCAD. Tento program byl od začátku vyvíjen pro simulaci spínaných zdrojů. Pozdější zjednodušenou verzi Power SwitcherCAD z roku 1996, pak firma začala nabízet i svým zákazníkům. Od roku 2008 nabízí již zcela zdarma pro každého na svých webových stránkách čtvrtou verzi programu LTspice IV. V průběhu roku 2016 pak vyšla verze LTspice XVII. [28]

5.2 Simulační metody LTspice

LTspice podporuje šest různých druhů analýz elektrických obvodů.

- analýza pracovního bodu – slouží k výpočtu ustáleného stavu elektrického obvodu. Volá se příkazem *.op*
- stejnosměrná analýza – analyzuje chování obvodu při různých hodnotách stejnosměrného napětí zvolených zdrojů. Volá se příkazem *.dc*
- stejnosměrná přenosová funkce – počítá napěťovou odezvu v daném uzlu v závislosti na změně napětí zvoleného zdroje. Volá se příkazem *.tf*
- střídavá analýza – slouží k analýze chování obvodu na zdroji střídavého sinusového signálu o malé amplitudě a proměnné frekvenci v nastavených mezích. Používá se např. pro návrh filtrů. Volá se příkazem *.ac*
- analýza přechodových jevů – používána k analýze přechodových dějů. Jedná se o nejobecnější analýzu elektrických obvodů. Analýza probíhá od času $t = 0$ do času $t = t_{konečná}$. Volá se příkazem *.tran*
- parametrická analýza – umožňuje opakované provedení jedné z výše uvedených analýz za současné změny jednoho nebo více parametrů v obvodu. Je možné měnit hodnoty nezávislých zdrojů, hodnotu parametrů nebo dokonce teplotní analýzu. Volá se příkazem *.step*

Pro moji simulaci je nejvhodnější analýza přechodových jevů. Příkaz *.tran* je možné zapsat dvěma způsoby

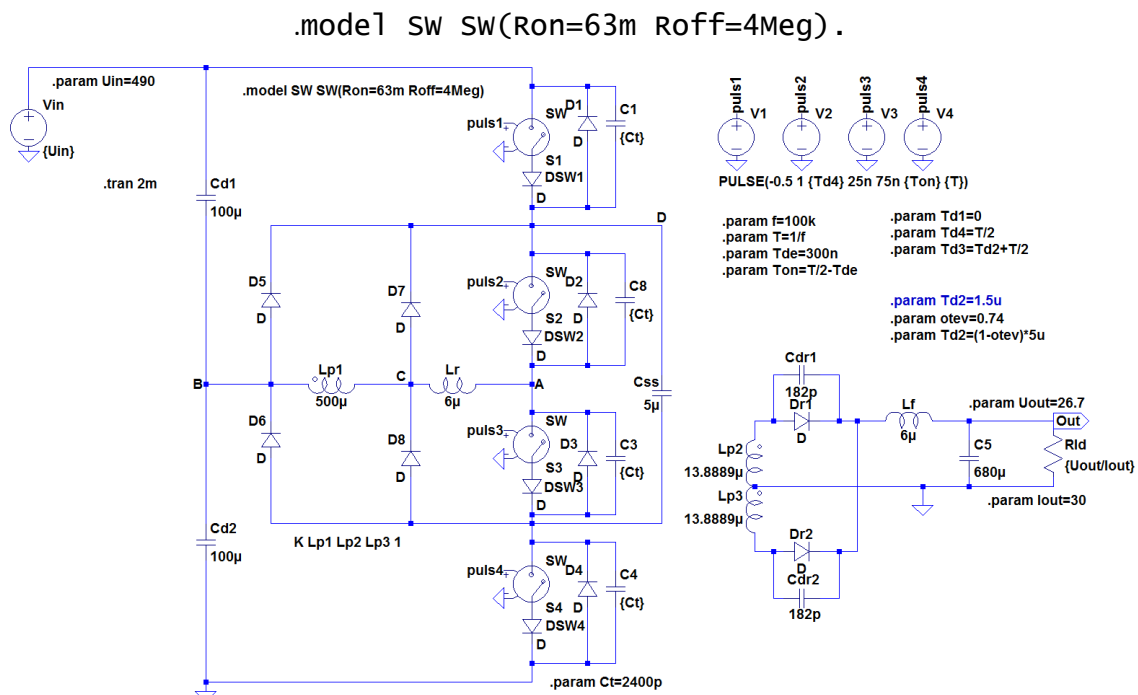
```
.tran <Tstep> <Tstop> [Tstart [dTmax]] [modifikátory]
      .tran <Tstop> [modifikátory],
```

přičemž první zápis je standartní forma zápisu příkazu *.tran*. Proměnná *Tstep* je krok výpisu výstupního grafu. *Tstop* je konečný čas simulace. V hranatých závorkách jsou pak uvedené

proměnné, které není nutné vypisovat, pokud nejsou používány. Použiju-li však jednu proměnou ze závorky, musím vypsát všechny proměnné uvedené v závorce. Konkrétně je pak T_{start} čas, od kterého se ukládají data a dT_{max} je maximální interval mezi dvěma simulačními výpočty. Tento interval však není konstantní. Modifikátory pak můžeme nastavit např. zastavení simulace v ustáleném stavu nebo povolení počátečních podmínek pasivních součástek. Já mám zvolený pouze konečný čas simulace a to 2 ms, proto můžu využít druhého zkráceného zápisu.

5.3 Simulační model s ideálními prvky

Na Obr. 39 je schéma tříúrovňového měniče vytvořené v programu LTspice. V levé horní části je zdroj vstupního stejnosměrného napětí. Za ním následuje kondenzátorový dělič s hodnotami kapacit podle výpočtu 4.67. Hlavní výkonové prvky tu jsou nahrazeny napěťově řízenými spínači. Takové spínače sepnou, pokud je rozdíl ovládacích napětí větší než hodnota zvoleného napětí. Já jsem nastavil jeho parametry v řádku



Obr. 39 Obvodové schéma v prostředí LTspice

Příkaz `.model` slouží k podrobnějšímu definování parametrů komponentů v obvodu. Většinou se používá pro podrobné modelování polovodičových součástek, které nejsou v knihovně LTspice nebo pro napětím, resp. proudem řízené spínače či zdroje. Naopak se nepoužívá u klasických pasivních prvků. Tento příkaz má pevně danou strukturu. Přímě za ním následuje jméno součástky, v mém případě jsem jej nijak nepojmenovával a nechal jsem defaultní jméno „SW“. Poté následuje typ součástky. LTspice má pro napětím říditelný spínač

označení SW. Jako poslední je závorka s charakteristickými hodnotami veličin pro daný typ komponent. Pokud není nějaká veličina vyplněna, program počítá s defaultními, je tedy možná na konci příkazu napsat jen prázdné závorky. Pro napětím řízený spínač jsou veličiny v Tab. 2. Mnou zadané hodnoty vychází z datasheetu tranzistoru [4].

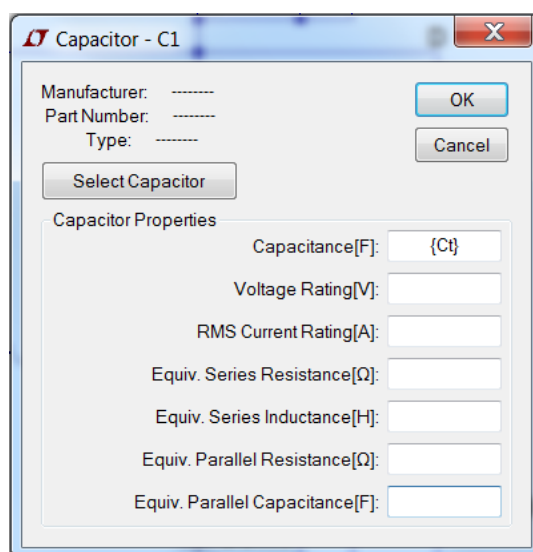
Tab. 2 Modelové parametry napětím řízeného spínače

Jméno	Definice	Jednotka	Defaultní hodnota
Vt	Spínací napětí	V	0
Vh	Hystereze napětí	V	0
Ron	Odpor v sepnutém stavu	Ω	1
Roff	Odpor v rozepnutém stavu	Ω	1/Gmin
Lser	Sériová parazitní indukčnost	H	0
Vser	Sériové parazitní napětí	V	0
llimit	Proudový limit	A	Nekonečno

K spínači je sériově řazená dioda. Diodu jsem nijak nedefinoval, využívám defaultní hodnoty LTspice. K spínači s diodou je paralelně řazená ochranná dioda, opět nijak nedefinovaná – ideální, a kondenzátor. Hodnota paralelních kapacit je definovaná parametrem „Ct“ u všech spínačů, aby bylo jednodušší měnit v simulaci tuto kapacitu všem spínačům najednou. Za parametr Ct dosazuji hodnotu v řádku

`.param Ct=2400p.`

Příkaz `.param` se využívá právě pro definování nebo výpočet parametru. Pokud chceme parametr použít místo přímo zadané hodnoty k součástce, je nutné jej napsat do složených závorek k danému parametru (Obr. 40).



Obr. 40 Okno parametrizace kondenzátoru

Mnou zadaná hodnota paralelní kapacity je větší o hodnotu ochranného kondenzátoru na reálném měniči a to z důvodu dodržení správné velikosti du/dt na tranzistoru, která musí být podle datasheetu menší než 6 V/ns [4]. Z toho důvodu neplatí výpočet 4.52 ani 4.56 a musí se tudíž náležitě změnit. A to v případě 2.50 na

$$I_{lagmin} = \frac{U_{inmax}}{2} \cdot \sqrt{2 \cdot \frac{C_3}{L_r}} = \frac{490}{2} \cdot \sqrt{2 \cdot \frac{2400 \cdot 10^{-12}}{6 \cdot 10^{-6}}} \quad (5.1)$$

$$I_{lagmin} \doteq 6,930 \text{ A} \quad (5.2)$$

což je po přepočtu na sekundární stanu $I_{lagmin} \cdot 6 = 41,58 \text{ A}$. Došlo tedy k zvýšení proudu, při kterém měnič spíná již tvrdě ve vnitřní větvi. K podobnému výsledku dospějeme i v případě 2.54 za předpokladu, že $t_{d(lead)} = 220 \text{ ns}$:

$$I_1 = \frac{U_{in}}{t_{d(lead)}} \cdot \frac{5}{4} \cdot C_1 = \frac{490}{220 \cdot 10^{-9}} \cdot \frac{5}{4} \cdot 2400 \cdot 10^{-12} \quad (5.3)$$

$$I_1 \doteq 6,681 \text{ A} \quad (5.4)$$

což je po přepočtu na sekundární stanu $I_{leadmin} \cdot 6 = 40,084 \text{ A}$.

Za spínači následuje rezonanční tlumivka s upínacími diodami a primární vinutí transformátoru. Transformátor není ideální, je definován velikostmi indukčností primárních a sekundárních vinutí bez rozptylových reaktancí. Transformátor vždy tvoří alespoň 2 magneticky spřažené cívky a neexistuje pro něj samostatná součástka. Pro určení, které indukčnosti jsou součástí transformátoru, je nutné ke schématu vložit příkaz. V mém případě

K Lp1 Lp2 Lp3 1.

Číslo na konci je koeficient vzájemné indukčnosti K. Určí se jako

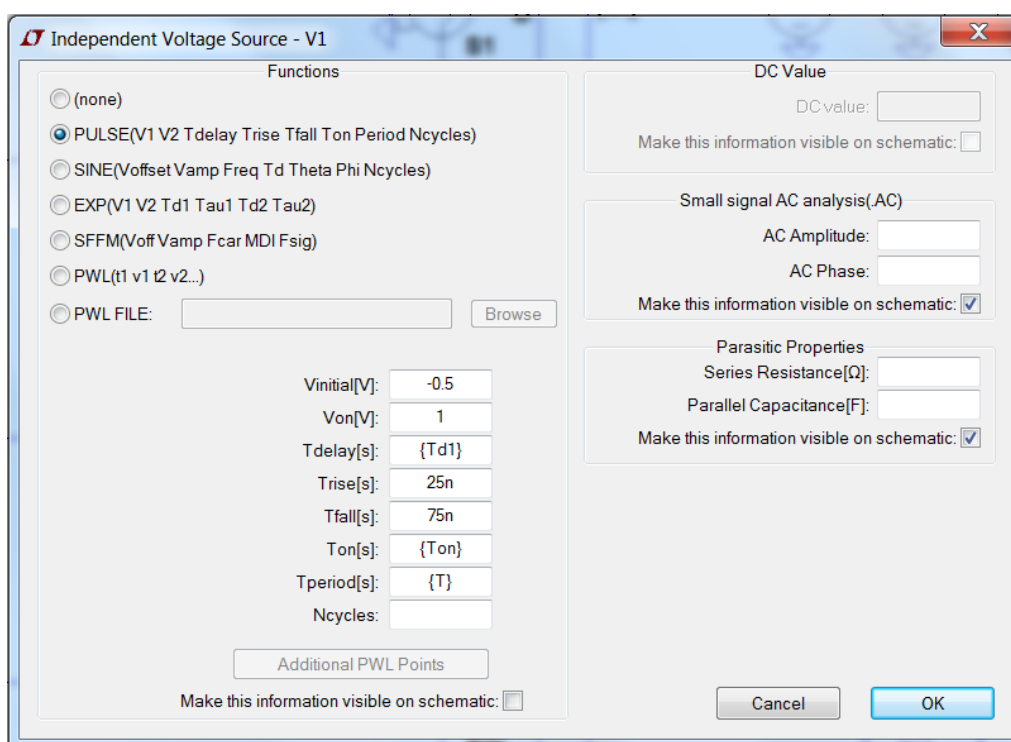
$$K = \sqrt{1 - \frac{L_{mf}}{L_{mo}}}, \quad (5.5)$$

kde L_{mo} je indukčnost primárního vinutí transformátoru při měření naprázdno a L_{mf} je indukčnost primárního vinutí při měření nakrátko. Pro můj ideální případ je jeho hodnota tedy 1. V takovém případě nepředpokládám žádnou rozptylovou reaktanci. Hodnoty primární indukčnosti jsem změřil na reálném měniči. Hodnoty sekundárních vinutí jsou dopočítaná podle

$$L_{p2} = K \cdot L_{mo} \cdot \left(\frac{1}{p}\right)^2. \quad (5.6)$$

Na sekundární straně za transformátorem je dvoucestný usměrňovač. Při zvolení parazitní kapacity jsem vycházel z reálné diody DSEP2x101-04A, také od firmy IXYS [29]. Za diodou je už pak jen výstupní filtr a zátěž. Zátěž tu reprezentuje odpor, jehož hodnota je dopočítávaná z požadovaného výstupního napětí a proudu.

V pravém horním rohu Obr. 39 jsou pak umístěny 4 napěťové zdroje pro ovládání spínačů. Jednoduché nastavení stejnosměrné hodnoty napěťového zdroje provádím pravým tlačítkem myši na schématickou značku napěťového zdroje. Pokud dále kliknu na tlačítko „Advanced“ otevře se mi okno pro pokročilé nastavení zdroje (viz. Obr. 41). Zde si volím charakter výstupního napětí zdroje. V mém případě se jedná o pulsy. Blíže vysvětlené hodnoty viz Tab. 3.



Obr. 41 Definování napěťových signálů

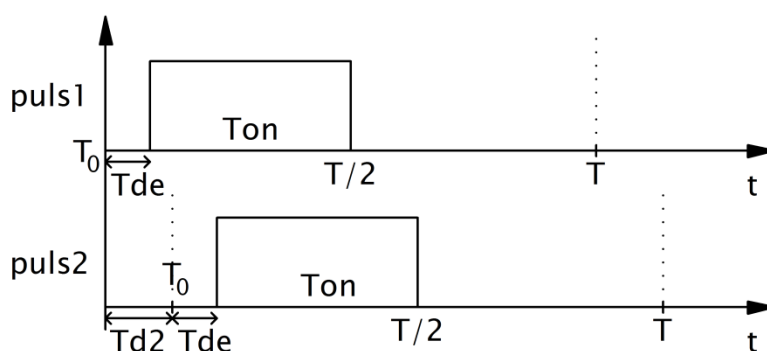
Kvůli jednoduššímu nastavování časových hodnot pulsů, jako je fázový posun nebo deadtime, jsou tyto hodnoty dopočítávané mimo tyto zdroje pomocí proměnných parametrů pod těmito zdroji. Bližší vysvětlení přináší Obr. 42. Při výpočtu vycházím ze spínací frekvence $f=100\text{ kHz}$. Z této frekvence je dopočtená perioda T . Dále jsem zavedl deadtime parametrem Tde . Doba zapnutí pulsu je pak vypočítaná jako:

$$T_{on} = T/2 - Tde \quad (5.7)$$

Fázový posun opožděné větve jsem vyřešil parametrem zpoždění prvního pulsu Td_i , kde i je pořadí spínače. Pro jednodušší nastavení můžu nastavit, buď přímo hodnotu fázového posunu v sekundách druhého spínače, nebo tzv. otevření druhého spínače, přičemž fázový posun zbylých třech spínačů je dopočítán. Zpoždění se z otevření (parametr „otev“ ve schématu) spočítá

$$Td_2 = (1 - otev) \cdot T/2 \quad (5.8)$$

Otevření nabývá hodnot od 0 do 1. Příklad fázového posun při hodnotě 1 je 0° (neboli 0 s), resp. 180° při otevření 0 (neboli 5 μ s), a mluvíme o měničích jako o plně otevřeném, resp. plně zavřeném.



Obr. 42 Časový rozklad řídicích pulsů

Tab. 3 Přehled parametrů pulsního zdroje napětí

Parametr	Popis parametru	Moje hodnota
Vinitial(V)	Počáteční hodnota napětí před prvním pulsem	-0,5 V
Von(V)	Amplituda napětí pulsu	1 V
Tdelay(s)	Počáteční zpoždění prvního pulsu	{Tdi}*
Trise(s)	Čas vzrůstu napětí, nulová hodnota není akceptována, není fyzikálně možná a není řešitelná	25 ns
Tfall(s)	Čas poklesu napětí, nulová hodnota není akceptována, není fyzikálně možná a není řešitelná	75 ns
Ton(s)	Čas, po který má puls hodnotu napětí Von	{Ton}*
Period(s)	Délka periody pulsu	{T}*
Ncycles	Počet vygenerovaných pulsů	„nekonečno“

* Ve složených závorkách jsou dopočítávané parametry

5.4 Model reálného tranzistoru

Program LTspice disponuje knihovny modelů běžně používaných polovodičových součástek. Tyto modely se skládají ze dvou částí. Prvním je textový soubor, Netlist, který obsahuje všechny důležité parametry k popisu charakteristik těchto komponent. Druhým je

symbol používaný v grafickém schématu obvodu. Pokud si ovšem nevystačíme s těmito knihovnamy, je možné importovat již hotové modely od výrobců nebo vytvořit modely vlastní, přičemž tato metoda je zvláště u polovodičových struktur obtížná. K určení správných parametrů, je nutné dobře ovládat fyziku polovodičů.

Pokud se nepodaří zajistit model určený přímo pro LTspice, je možné importovat i modely pro jiné programy založené na jádrech SPICE, jako například PSpice, HSpice, SPICE2 nebo SP2 a SPICE3 nebo SP3. Ne všechny tyto modely jsou však kompatibilní s LTspice. Někdy stačí jen malé úpravy, jindy jsou zcela nepoužitelné. LTspice je kompatibilní se SPICE3 nebo SP3 modely bez jakýchkoliv dalších úprav. PSpice modely fungují z 80 % bez dalších modifikací. [28]

Výrobce IXYS nabízí pro své vybrané produkty modely určené pro PSpice. Bohužel model tranzistoru 45N80C používaný v porovnávaném reálném měniči IXYS nenabízí. Z řady CoolMOS však nabízí model podobného tranzistoru 75N60C. Od 45N80C se liší v hodnotě V_{DSS} , která je místo 800V 600V a proudu I_D , který je místo 45A 75A. $R_{DS(on)}$ je u 75N60C poloviční tedy 36 mΩ. Důležitým parametrem pro simulaci je ovšem výstupní kapacita C_{oss} , které jsou podobně veliké. Tedy přibližně 200pF při napětí $V_{DS} = 300V$ (hodnota vyčtená z grafu datasheetu, nejedná se tedy o přesnou hodnotu). [4] [30]

Po stažení modelu ze stránek výrobce se nabízejí 3 možnosti importu do LTspice. IXYS používá modely popsané souborem s příponou `.sub`. Jedná se o soubory podobvodů, tedy o soubor obsahující obvod jednoho či více modelů. Soubor lze číst a editovat přímo v prostředí LTspice. Soubor začíná příkazem

```
.SUBCKT IXKN75N60C G D S
```

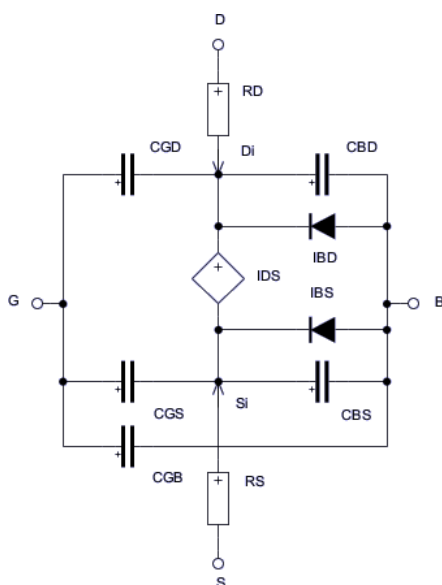
definující samotný podobvod. Nejprve je uveden název podobvodu a poté výstupní piny. Soubor končí příkazem `.ends`. Podobvod obsahuje modely MOSFET tranzistoru a ochranné diody, ty jsou definovány příkazem `.model`.

Jednou s možností importu tohoto souboru je vložení schématické značky MOSFETU s kanálem N do obvodu simulace a pojmenovat ho jménem podobvodu, tedy „IXKN75N60C“. Po té stačí vložit do obvodu příkaz

```
.include IXKN75N60C.sub
```

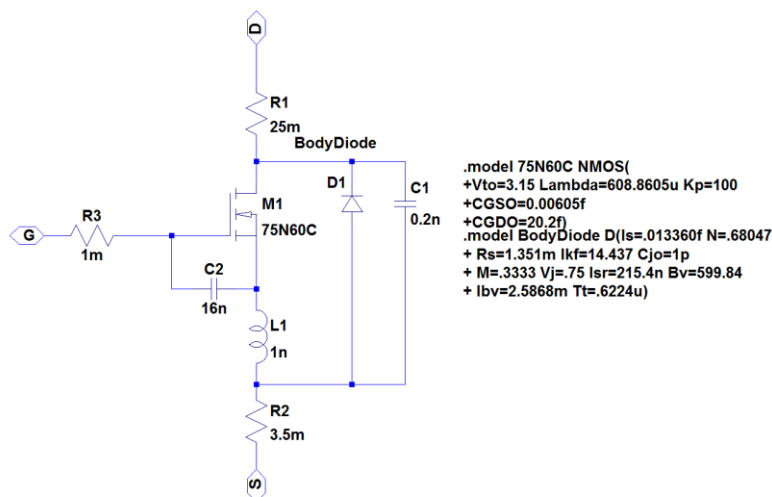
uvedená cesta k souboru může být buď relativní, absolutní nebo může být zadána dokonce i adresa URL. Podporovány jsou soubory s příponami `.txt`, `.mod`, `.sub` a `.lib`. Program si pak v uvedeném souboru sám vyhledá řádek s příkazem `.subckt` a dále s ním pracuje.

Bohužel, tímto způsobem lze pracovat jen s 80% modelů určených pro PSpice a v tomto konkrétním případě je tento postup nepoužitelný. Tím se vylučuje i druhý způsob importu modelu, kterým je vytvoření modelu přímo ze souboru .sub. V takovém případě stačí pravým tlačítkem myši, rozkliknout nabídku v řádku s příkazem .subckt a zvolit nabídku „Create Symbol“. Tím se dostaneme do editoru symbolů pro podobvod. Po uložení pak danou součástku najdeme v klasické knihovně LTspice.



Obr. 43 Model MOSFET podle Shichman – Hodges [31]

Poslední možností je přeložit PSpice model do podobny, s kterou zvládne pracovat LTspice. Soubor od IXYS používá k modelování MOSFET tranzistoru model podle Shichman – Hodges (Obr. 43). Struktura tranzistoru podle IXYS je pak na Obr. 44, kde model MOSFET tranzistoru je obklopen dalšími parazitními prvky a ochranné diody. Jak MOSFET, tak dioda jsou pak dále popsány charakteristickými parametry. Parametry modelu tranzistoru 75N60C pro výpočet podle Schichman – Hodgese jsou v Tab. 4. Uvedeny jsou jen ty, které používá IXYS, parametrů k popsání MOSFET struktury je samozřejmě daleko víc, ovšem ty, které nejsou změněny, jsou nastaveny na defaultní hodnoty. Podobně tomu pak je u ochranné diody, jejíž parametry uvádí Tab. 5.



Obr. 44 Struktura modelu MOSFET 75N60C

Tab. 4 Charakteristické parametry MOSFET tranzistoru 75N60C

Z tohoto obvodu je dále vhodné vytvořit samostatný obvod, který bude reprezentovat tranzistor. K tomu je třeba otevřít Netlist obvodu. Na první řádek Netlistu se napíše příkaz ve tvaru

```
.subckt 75N60C S D G
```

Dále se smaže příkaz .backanno a poslední příkaz .end se přepíše do tvaru

```
.ends 75N60C
```

Takto upravený Netlist se samostatně uloží a pak už je jen třeba vytvořit symbol používaný ve schématu. Pravým tlačítkem myši na příkaz .subckt vyberu „Create Symbol“.

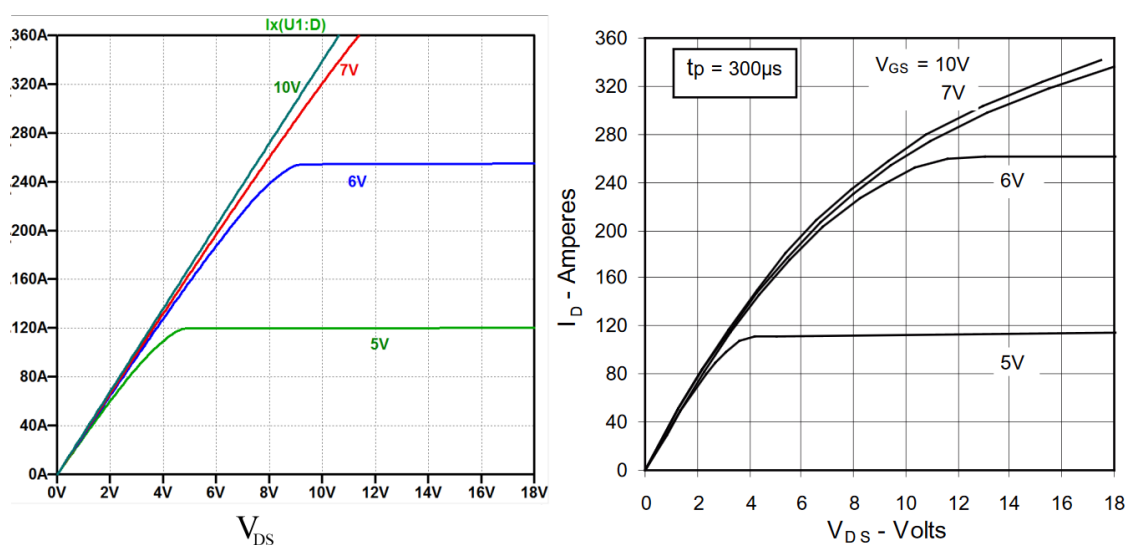
Tab. 5 Charakteristické parametry ochranné diody

Parametr	Význam	Jednotka	Defaultní hodnota	Hodnota modelu
Is	saturační proud	A	1e-14	13e-18
N	koeficient emise	-	1	0,68047
Rs	odpor	Ω	0	1,351e-3
Ikf	„high-injection knee current“	A	∞	14,437
Cjo	kapacita přechodu	F	0	1e-12
M	koeficient závislí na koncentracích obou polovodičů	-	0.5	0,3333
Vj	potenciál přechodu	V	1	0,75
Isr	parametr rekombinačního proudu	A	0	215,4e-9
BV	reverzní průrazné napětí	V	∞	599,84
lbv	proud průrazného napětí	A	1e-10	2,5868
Tt	efektivní doba života nosičů nábojů	s	0	622,4e-9

Pomocí stejnosměrné analýzy mohou porovnat V-A charakteristiku mnou vytvořeného modelu tranzistoru s V-A charakteristikou uváděnou v datasheetu. Zapojení je jednoduché. Stačí dva nezávislé zdroje napětí. Jeden připojený na drain tranzistoru a druhý na gait. Stejnosměrnou analýzu volám

```
.dc v1 0 18 .1 v2 list 5 6 7 10
```

Za příkazem .dc je uveden název zdroje, ke kterému budou všechny hodnoty simulace vztaženy. Je definován lineárním nárůstem napětí od hodnoty 0V do hodnoty 18V po přírůstkem 0,1V. Za ním je uveden druhý zdroj napětí, u kterého nás zajímají jen hodnoty napětí uvedené v seznamu („list <výčethodnot>“).



Obr. 45 Porovnání V-A charakteristik

Výsledek simulace je na Obr. 45 vlevo. Vpravo je na porovnání uvedená V-A charakteristika z datasheetu tranzistoru. Hlavní rozdíl je vidět na strmosti proudu v závislosti na změně napětí drain-source. Tato odchylka může být způsobena metodou měření, která v datasheetu není nijak specifikovaná.

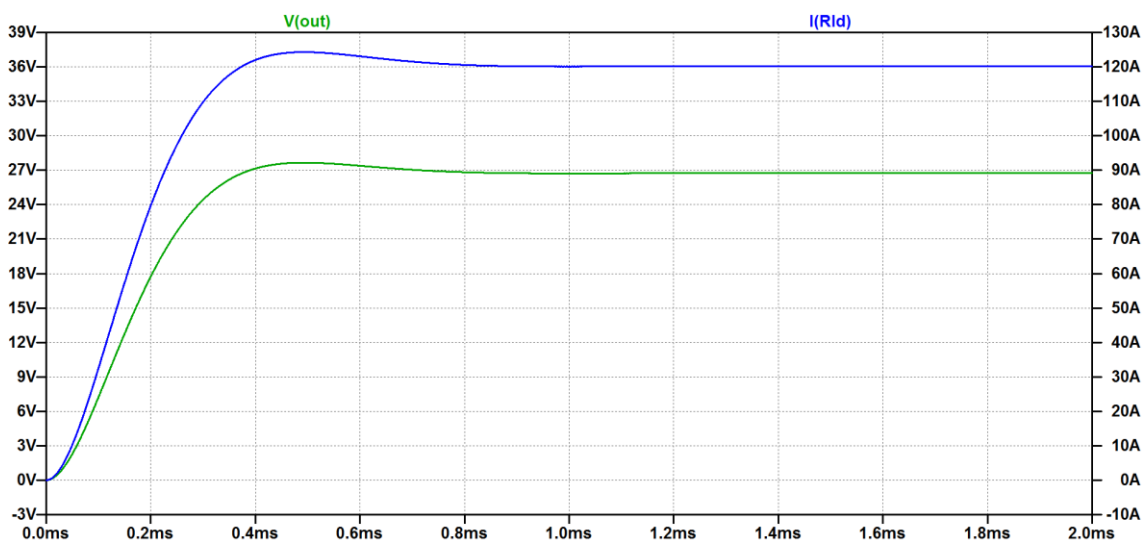
6 Výsledky simulací

6.1 Výsledky simulace s ideálními spínači

Na Obr. 46 již jsou již vypočtené průběhy výstupního napětí a proudu zátěží programem LTspice. Zátěž je v tomto případě rovna

$$R_{ld} = \frac{26,7}{120} = 222,5 \text{ m}\Omega . \quad (6.1)$$

Provedená simulace dále počítala se vstupním napětím 490 V a s otevřením 0,918. Na intervalu 1,4 ms – 2 ms, na kterém lze již průběhy považovat za téměř ustálené vypočítal program efektivní hodnotu výstupního napětí 26,749 V a efektivní hodnotu proudu 120,22 A. Ty lze podle zadání považovat za nominální.

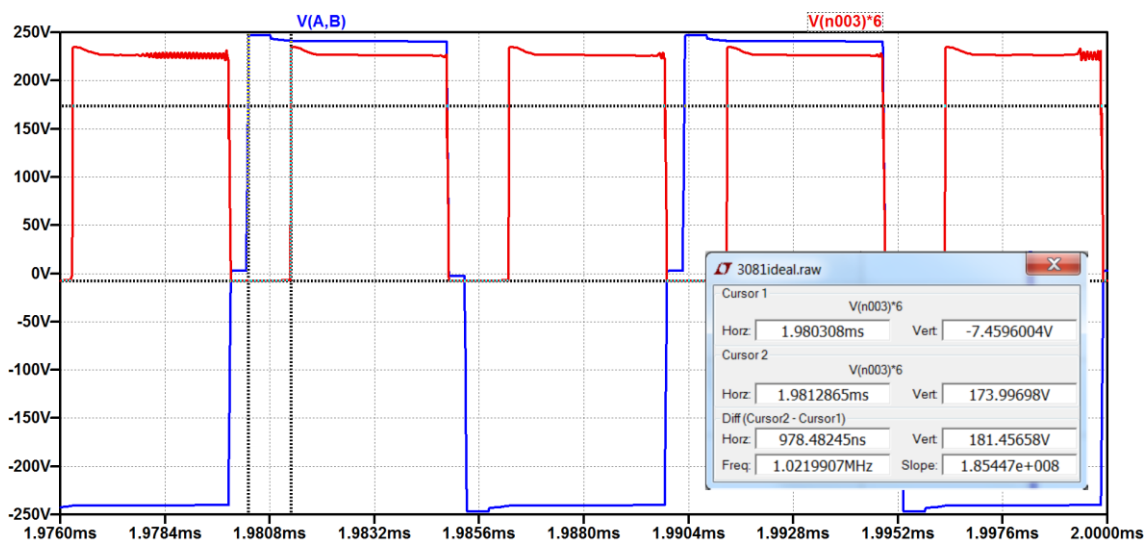


Obr. 46 Průběh výstupního napětí a proudu

Na dalším obrázku (Obr. 47) je průběh napětí na primární straně mezi body A a B (viz Obr. 39) modrou křivkou a napětí za usměrňovacími diodami červenou křivkou. Napětí za usměrňovačem je pro přehlednost vynásobeno převodem. Kurzory jsem tu vyznačil interval ztráty efektivního otevření během komutace usměrňovacích diod. Poměrný čas této ztráty je pak podle rovnice 4.42 roven podílem tohoto intervalu a polovinou periody, neboli

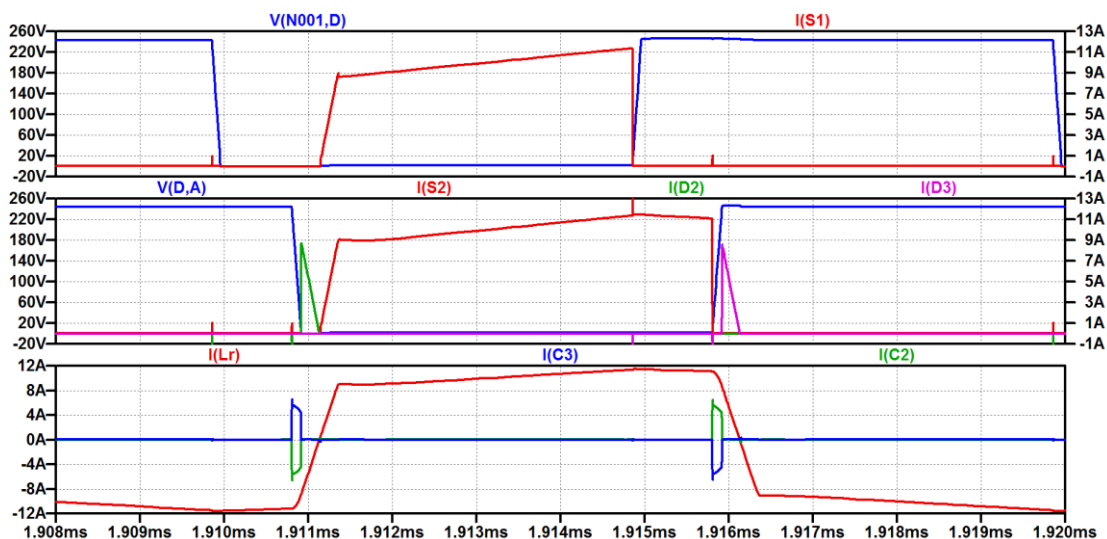
$$D_{loss} = \frac{978,482 \cdot 10^{-9}}{5 \cdot 10^{-6}} \doteq 0,196, \quad (6.2)$$

což se rovná mnou spočtené hodnotě ze vzorce 4.49. Podobně lze z průběhu vyčíst délku napěťového pulzu za usměrňovačem, který se rovná předpokládané hodnotě ze vzorce 4.58 tj. přibližně $t_p = 3,61 \mu s$.



Obr. 47 Rozdíl potenciálů v bodech A a B a napětí za usměrňovačem

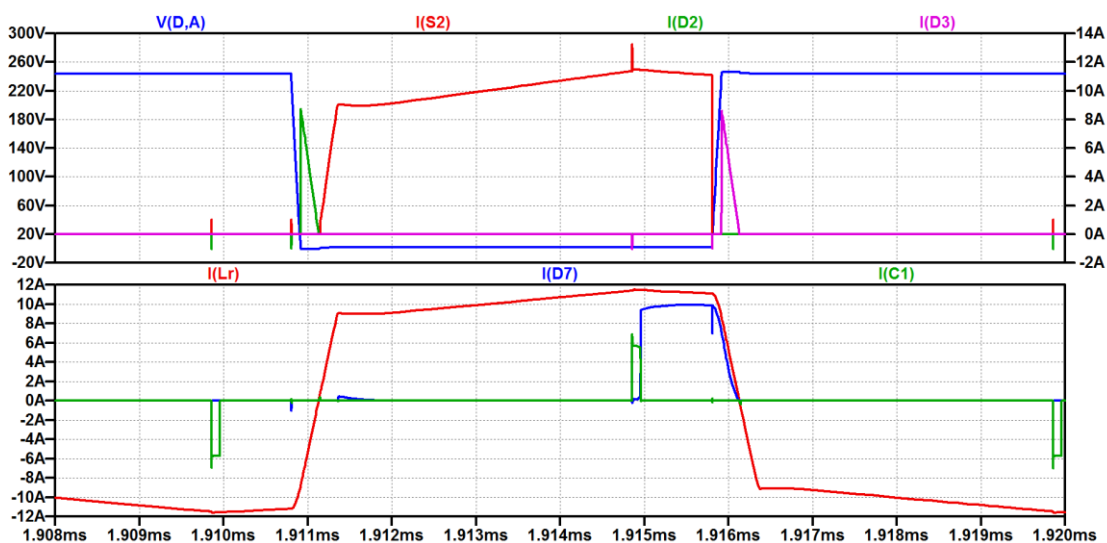
Následující průběhy (Obr. 48) jsou výsledky simulace při snížené zátěži kvůli zvýraznění fázového posunu mezi spínači S1 a S2. Zátěž je napočítaná na odběr 60 A při nominálním napětí 26,7 V. Otevření je rovno 0,81. Na Obr. 48 jsou zachyceny průběhy napětí a proudu na vnějším spínači (horní graf), napětí a proud vnitřního spínače společně s proudy vnitřních diod (prostřední graf) a proud rezonanční tlumivkou s proudy vnitřních kapacit (dolní graf).



Obr. 48 Simulace ZVS

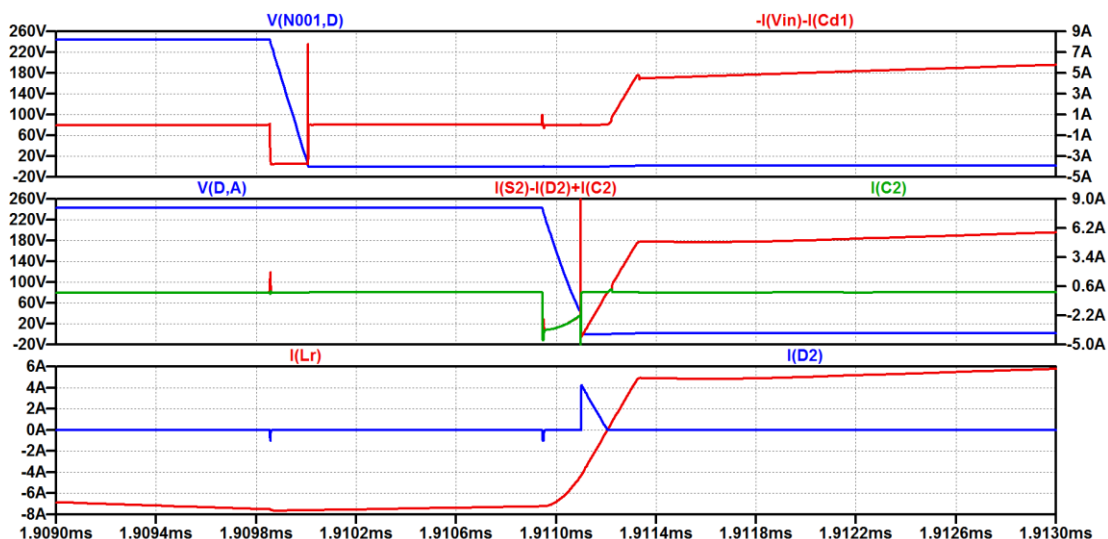
V čase přibližně 1,9108 ms dochází k vypnutí vnitřního spínače S3 v ten okamžik proud rezonanční tlumivkou rezonuje s paralelními kapacitami vnitřních spínačů, což má za následek jeho pozvolný nárůst touto tlumivkou. V souladu s teorií popsanou v kapitole 4.3.1 dochází k nabití kapacity C_3 a současnému vybití kapacity C_2 . Napětí na spínači S2 klesne na nulu a

dojde k jeho sepnutí v nule napětí. Proud se nyní uzavírá přes diodu D_2 , plovoucí kondenzátor a diodu D_8 do doby než překročí kladnou hodnotu. V ten okamžik začne proud procházet spínačem S_2 a zároveň se zdroje přes spínač S_1 .



Obr. 49 Vypínání vnitřního spínače

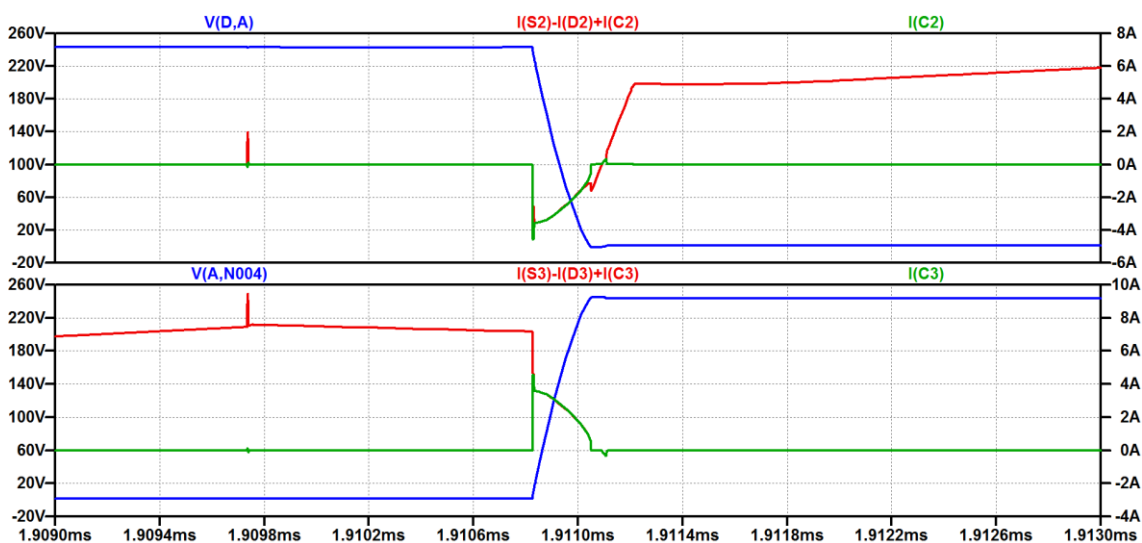
Po vypnutí spínače S_1 dojde k nabytí paralelní kapacity C_1 (vybití C_4) a proud se začne uzavírat přes diodu D_7 spínač S_2 a rezonanční tlumivku. V tomto okamžiku dochází ke komutaci usměrňovacích diod na sekundární straně. Jakmile se rozezne spínač S_2 a dobije se paralelní kapacita, tak se proud uzavírá přes plovoucí kondenzátor diodu D_3 , tlumivku a diodu D_7 , než proud překročí zápornou hodnotu a začne se uzavírat přes spínač S_3 .



Obr. 50 Tvrdé spínání – deadtime 220 ns

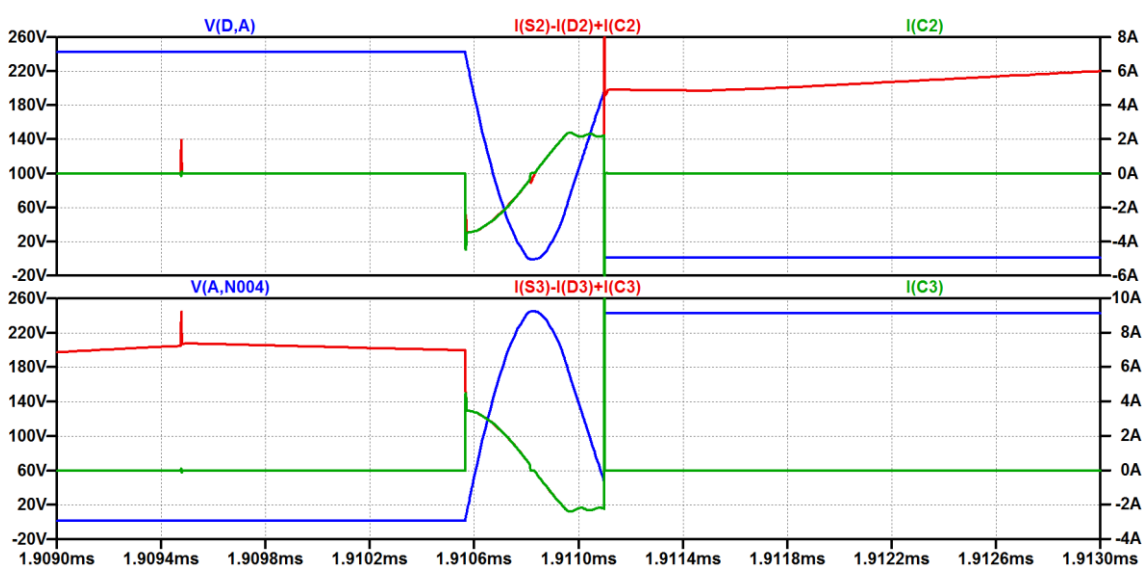
Mnohem zajímavější situace nastává při tvrdém spínání. Obr. 50 zachycuje průběhy napětí a proudů na spínačích při zátěži 35 A. Na prostředním grafu je vidět, že k sepnutí spínače S_2 dojde během vybíjení paralelní kapacity. Prudký pokles napětí na této kapacitě

způsobí proudovou špičku. Měnič v tomto případě nepracuje v režimu ZVS a spíná tvrdě. Podle průběhu napětí na spínači S1 (horní graf Obr. 50) se může zdát, že daný spínač spíná v nule napětí. Proudová špička tímto spínačem však prozrazuje, že tomu tak není.



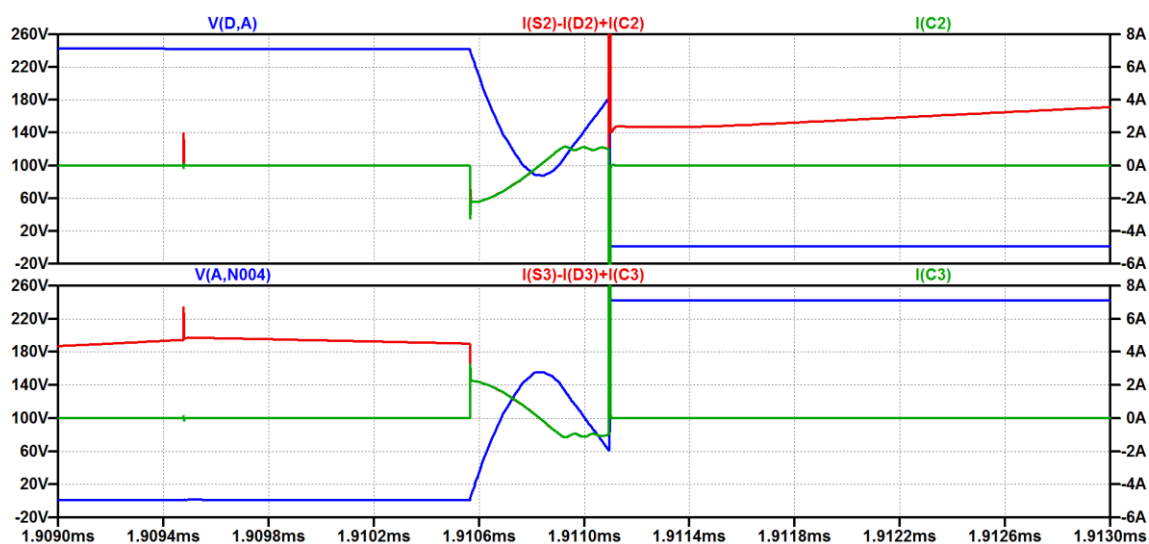
Obr. 51 Hranice tvrdého spínání – deadtime 340 ns

Tento výsledek nabízí předpoklad, že pokud bude doba mezi sepnutími vnitřních spínačů dostatečná, dojde k plnému vybití paralelní kapacity, a tedy i k sepnutí spínače v nule napětí. Předpoklad jsem ověřil při stejných podmínkách, tedy stejně velké zátěži i stejném otevření. Jediná změna je v nastavení deadtime, který jsem zvětšil na hodnotu 340 ns. Výsledek simulace je pak na Obr. 51, kde na horním grafu je modře napětí na spínači S2, červeně proud spínačem diodou a kapacitou, zeleně zvýrazněn proud paralelní kapacitou. Na dolním grafu jsou ty samé průběhy pro spínač S3. Z výsledků je patrné, že vhodné nastavení deadtime může ovlivnit, zda měnič bude spínat měkce či tvrdě.



Obr. 52 Tvrdé spínání – deadtime 600 ns

Delší deadtime ovšem neznamená, že měnič bude spínat měkce vždy. Na Obr. 52 je opět stejná zátěž i otevření jako v předchozích dvou případech. Deadtime je nyní 600 ns. Z horního grafu, který ukazuje průběh napětí a proudu na spínači S2 těsně před a po sepnutí vyplývá, že rezonanční děj mezi tlumivkou a paralelní kapacitou probíhá i po průchodu proudu nulou. Kapacita se tedy nejprve vybití a posléze opět nabije. Na spínači spolu s tím nejprve klesá a poté roste napětí, dokud nedojde k jeho sepnutí, které opět vyvolá proudovou špičku. Ke stejnému ději dochází po vypnutí spínače S3 (dolní graf Obr. 52).



Obr. 53 Tvrdé spínání – zátěž 20 A

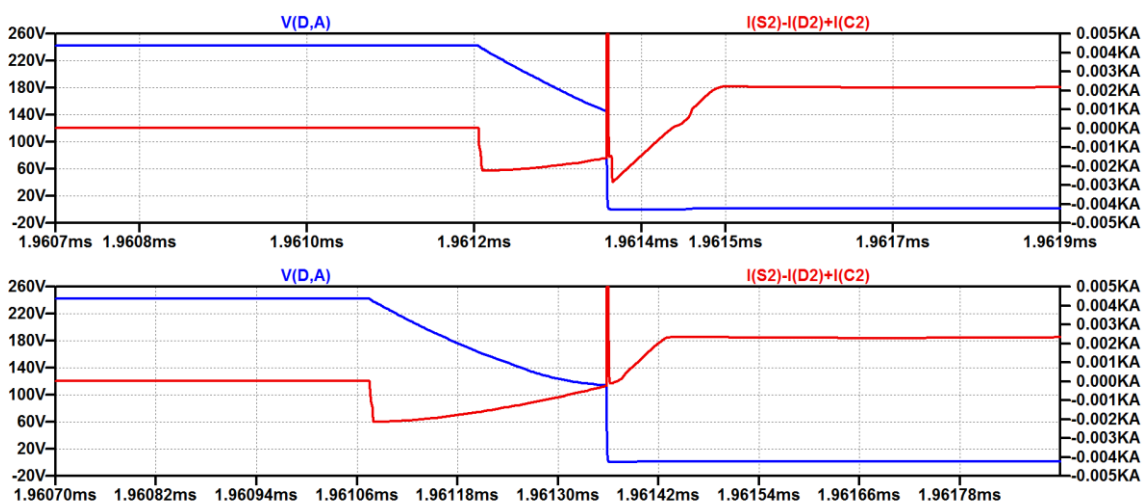
Při ještě nižší zátěži, již není možné se ani vhodnou volbou deadtime vyhnout tvrdému spínání. Protéká-li rezonanční tlumivkou příliš nízký proud, nemá taková tlumivka dostatečně velkou energii potřebnou k vybití, resp. nabití paralelních kapacit a napětí na nich nikdy neklesne k nule. Názorně je tato situace zachycena na Obr. 53, kde výstupní napětí měniče je 20 A, při nominálním výstupním napětí. V takovém případě je vhodné volit deadtime tak, aby spínací ztráty byly co nejmenší. Tedy aby došlo k sepnutí spínače v okamžiku, kdy napětí na spínači dosahuje svého minima. Konkrétně v tomto případě dojde ke zlepšení účinnosti o více jak 3 %, zvětším-li deadtime z 220 ns na 350 ns. Podrobněji pak Tab. 6.

V Tab. 6 je vypočtená účinnost obvodu při vstupním napětí 490 V. V druhém sloupečku jsou uvedeny hodnoty při různé zátěži a neměnném deadtime 220 ns. Ve třetím sloupečku pak účinnost při stejném vstupním napětí s proměnným deadtime, který je uveden v posledním sloupečku. Z výsledků simulace je patrné, že správná volba deadtime rozhoduje o účinnosti obvodu především v režimu tvrdého spínání.

Účinnost v závislosti na deadtime			
zátěž [A]	220 ns	variabilní	t_{dead} [ns]
120	92,05%	91,97%	130
100	92,56%	92,56%	150
80	93,20%	93,24%	150
60	93,76%	93,76%	190
40	94,22%	94,30%	240
35	94,29%	94,64%	300
30	94,31%	94,69%	330
25	93,84%	94,53%	350
20	90,30%	93,97%	350
15	90,23%	92,86%	350
10	87,00%	91,83%	350
5	77,88%	91,75%	400

Tab. 6 Vypočtená účinnost obvodu v závislosti na deadtime

K tabulce se váže i Obr. 54, na kterém je vidět že posun o 130 ns deadtime znamená sepnutí napětí o 40 V méně.



Obr. 54 Deadtime 220 ns a variabilní při zátěži 20 A

6.2 Simulační obvod s modelem reálného obvodu

V předchozí kapitole jsem se věnoval simulačnímu modelu s ideálními spínači, abych ověřil teorii z kapitoly 4.3.1. V této kapitole se budu věnovat obvodu, vycházejícího z reálného měniče. V simulaci použiji model reálného tranzistoru a porovnám výsledky se stejným obvodem, ale ideálním spínačem. Výsledkem bude zjištění, do jaké míry je možné využívat simulace s ideálními prvky.

6.2.1 Popis obvodu s přidanými parazitními vlastnostmi transformátoru a tranzistoru

Obvod s modelem reálného tranzistoru vychází z Obr. 39. Místo ideálního spínače se sériovou a antiparalelní diodou je zde obvod tranzistoru 75N60C. Paralelní kapacita je snížena o hodnotu výstupní kapacity tranzistoru. Transformátor zde již počítá s rozptylovou indukčností. Koeficient vzájemné indukčnosti se spočítá podle 5.5

$$K = \sqrt{1 - \frac{3,33 \cdot 10^{-6}}{500 \cdot 10^{-6}}} \doteq 0,996664 \quad (6.3)$$

Hlavní a rozptylové indukčnosti se pak spočítají

$$L_p = K \cdot L_{m0} = 0,996664 \cdot 500 \cdot 10^{-6} = 498,332 \mu H \quad (6.4)$$

$$L_{p\sigma} = (1 - K) \cdot L_{m0} = 1,668 \mu H \quad (6.5)$$

$$L_s = K \cdot L_{m0} \cdot \left(\frac{1}{p}\right)^2 = 0,996664 \cdot 500 \cdot 10^{-6} \cdot \left(\frac{1}{6}\right)^2 \quad (6.6)$$

$$L_s \doteq 13,843 \mu H \quad (6.7)$$

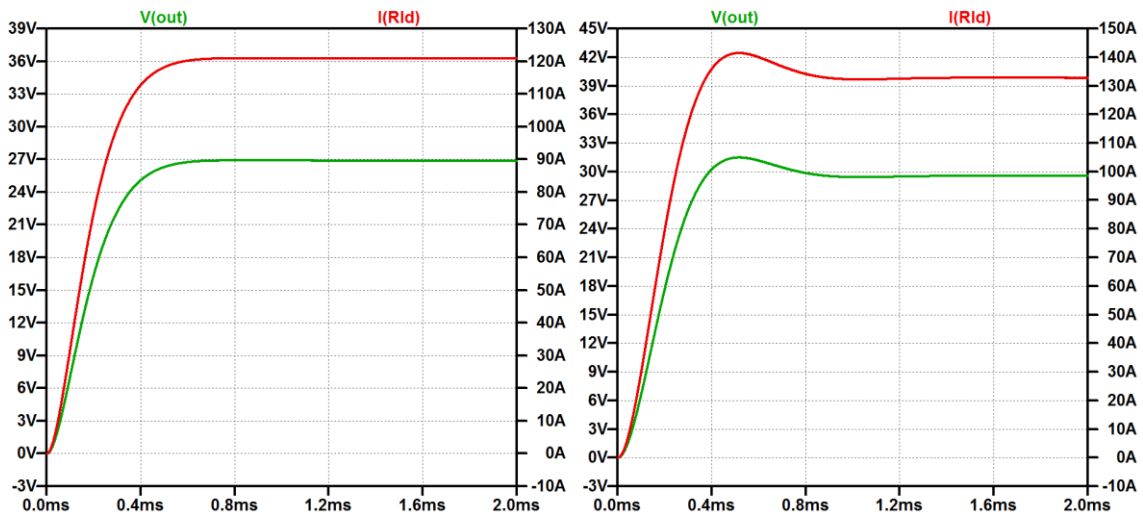
$$L_{s\sigma} = (1 - K) \cdot L_{m0} \cdot \left(\frac{1}{p}\right)^2 \doteq 46,333 nH \quad (6.8)$$

Nejjednodušší úpravou transformátoru tedy je změna koeficientu K z 1 na hodnotu ze vzorce 5.5.

Usměrňovací diody jsou doplněny o ochranné RC sítě, jejíž parametry jsem zvolil stejné, jako jsou na reálném měniči. Ze stejného důvodu je zvětšena filtrační tlumivka na 8 μH a jsou doplněny paralelní a sériové odpory ke zdrojům řídicích impulsů pro tranzistory.

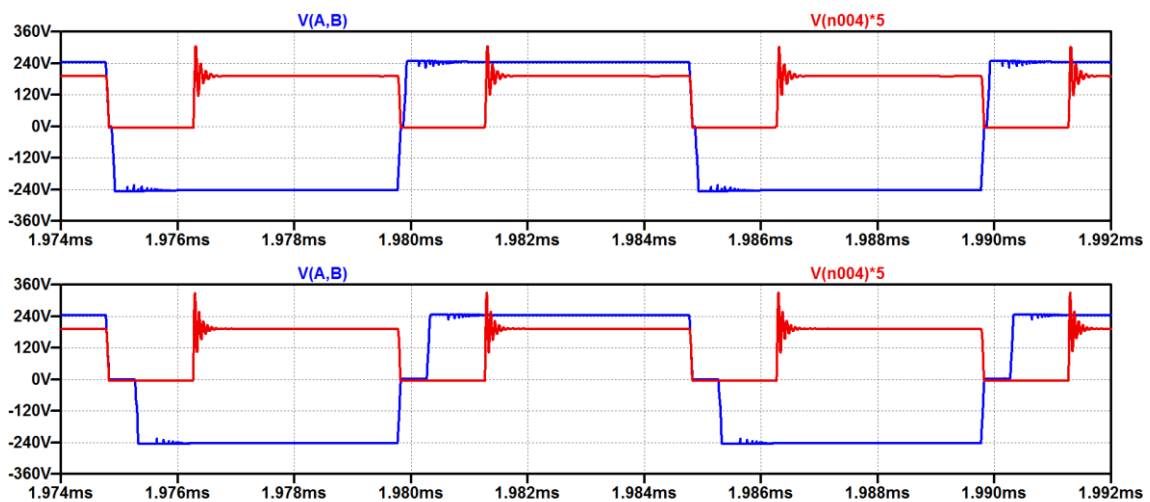
6.2.2 Výsledky simulací s přidanými parazitními vlastnostmi

První výsledky simulace dokazují, že i malé rozptylové indukčnosti transformátoru (zhruba 0,5% hlavní indukčnosti) mají značný vliv na výstupní parametry obvodu. Obr. 55 ukazuje průběhy výstupního napětí a proud zátěže stejného obvodu, se stejnou zátěží i se stejným otevřením, jen s rozdílem parametru K transformátoru. Na levém grafu je koeficient transformátoru K roven hodnotě ze vzorce 3.11, kdežto na pravém je tento koeficient roven 1 (transformátor bez rozptylových indukčností).



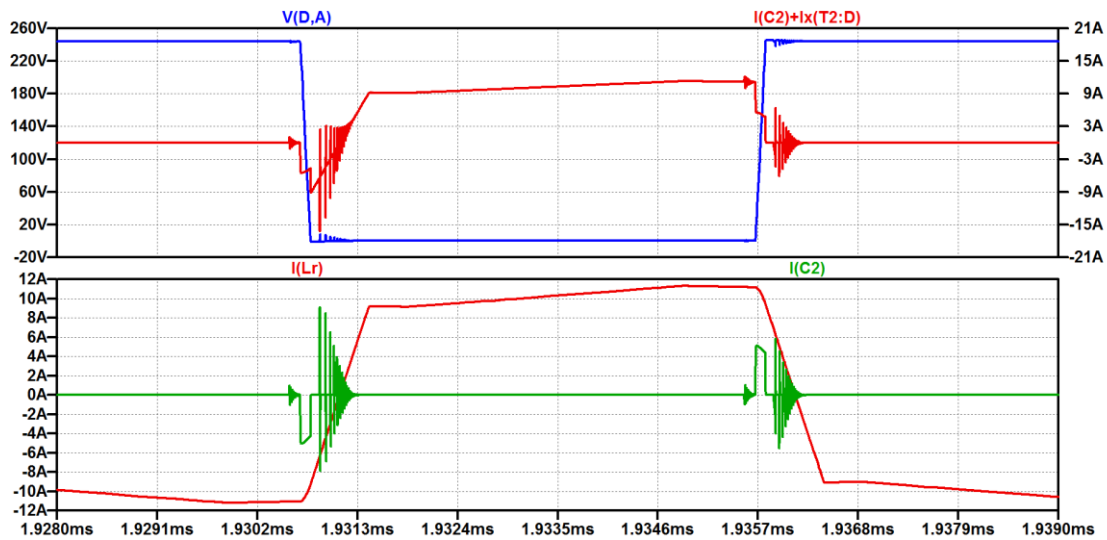
Obr. 55 Výsledné průběhy U_o a I_o v závislosti na rozptylových indukčnostech

Obr. 56 ukazuje jaký vliv má rozptylová indukčnost na ztrátu efektivního otevření. Horní graf je simulace obvodu při reálné hodnotě koeficientu K, kdežto dolní je při koeficientu 1. Oba průběhy jsou zaznamenány při stejné zátěži. Ta má vliv na efektivní otevření, které je v obou případech stejné. Abychom, ale dosáhly i stejně velkého výstupního napětí musíme měnič s modelem reálného transformátoru otevřít daleko více. Díky tomu vzroste i ztráta efektivního otevření.



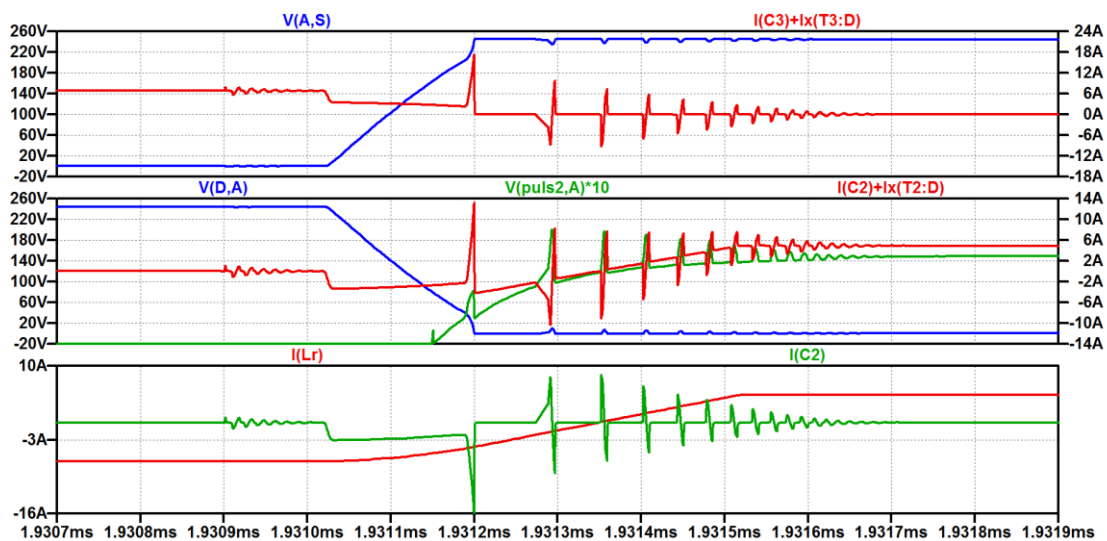
Obr. 56 Ztráta otevření vlivem rozptylové indukčnosti

Na Obr. 57 jsou zachyceny výsledky simulace pro zátěž 60 A. Nyní už budou všechny simulace provedeny s modelem reálného transformátoru. Na horním grafu je napětí na tranzistoru T2 a proud drainem tohoto tranzistoru společně s proudem paralelní kapacity, na spodním pak proud rezonanční tlumivkou a paralelní kapacity tranzistoru T2. Opět je vidět, že během měkkého spínání se nejprve nabije kapacita, poté sepne dioda, kterou teče proud, dokud nezmění jeho polarita a nezačne téci tranzistorem. Od modelu s ideálním spínačem se tyto průběhy viditelně liší zákmity proudu, vlivem parazitních vlastností tranzistoru. 2



Obr. 57 Simulace měkkého spínání s modelem reálného obvodu

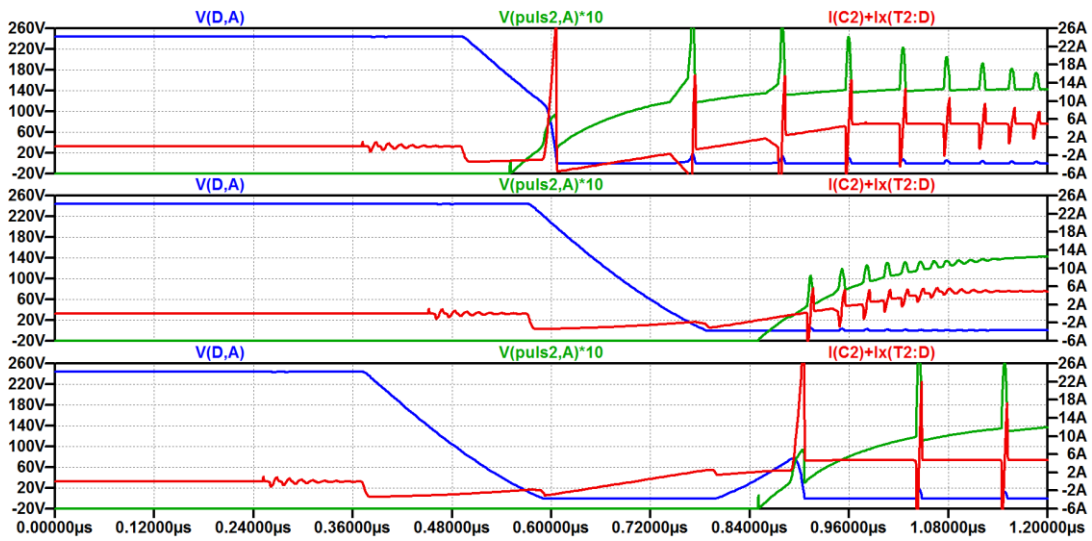
Při stejných podmínkách jako jsou u ideálního spínače na Obr. 50 také dochází k tvrdému spínání viz Obr. 58. Vrchní graf ukazuje průběhy napětí a proudu tranzistorem T3 společně s paralelní kapacitou. Podobně pak prostřední graf, kde je navíc zobrazeno napětí na hradle. Na posledním průběhu je proud rezonanční tlumivkou a proud paralelní kondenzátorem tranzistoru T2. Podobně jako u předchozího obrázku jsem zaznamenal zákmitý proud I_D . Podle prostředního grafu je vidět, že tyto zákmity se vlivem parazitních kapacit přenáší i na napětí na hradle. Ve stejném snímku lze také vidět, že tranzistor spíná až po dosažení prahové hodnoty napětí na hradle.



Obr. 58 Tvrdé sepnutí s reálným spínačem

Stejně jako u ideálního spínače i zde lze předpokládat zlepšení spínání s ohledem na velikost deadtime přesně tak jak ukazuje následující Obr. 59. Všechny tři grafy byly pořízeny se stejnou zátěží 35 A, stejným otevřením a průběhy odpovídají stejnému tranzistoru. Rozdíl je ve velikosti deadtime. Zatímco na prvním grafu je deadtime 180 ns a tranzistor spíná tvrdě, na

prostředním spíná měkce s deadtime 350 ns. Poslední záznam je při 600 ns, tedy příliš pozdě na sepnutí v nule napětí. Za pozornost stojí i velikost zvlnění proudu, které je při měkkém spínání daleko menší než při tvrdém sepnutí.



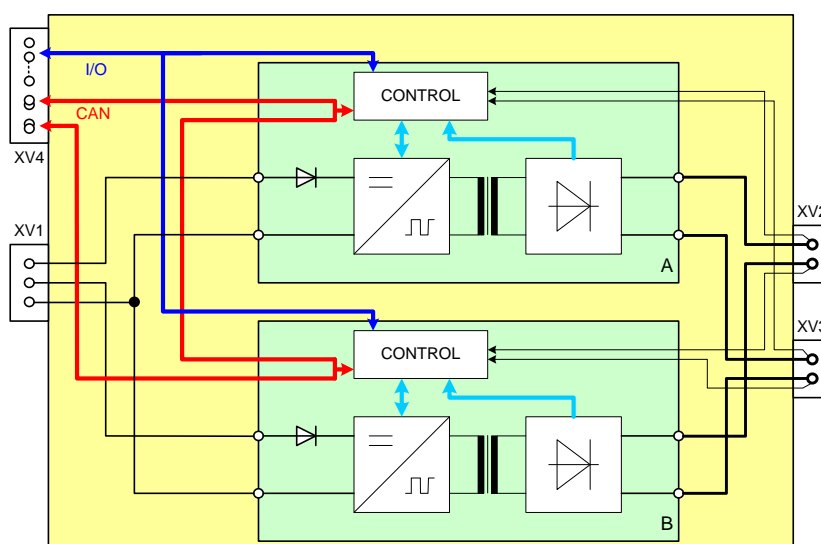
Obr. 59 Tvrdé/měkké spínání s ohledem na deadtime

7 Měření

7.1 Statický měnič NST-3081-P2

Statický měnič NST-3081-P2, který je výše uváděn jako „reálný měnič“, je určen k napájení palubní sítě kolejových vozidel a zároveň slouží jako nabíječ palubní baterie stabilizovaným napětím 28 V DC a proudem 240 A. Statický měnič je napájen z trolejové sítě o jmenovitém napětí 600 V DC.

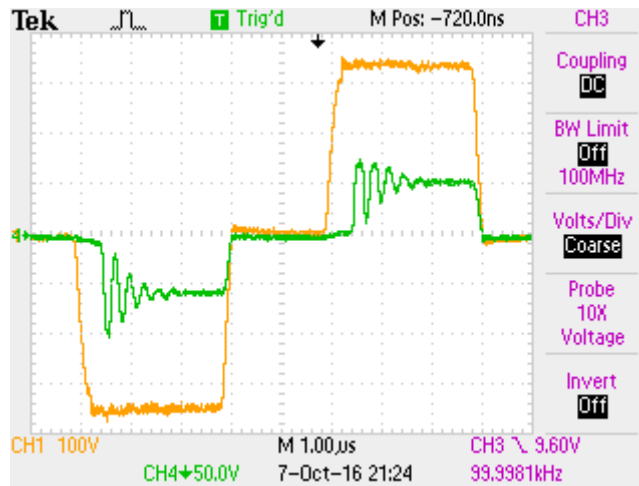
Zařízení se skládá ze dvou paralelně provozovaných měničů, které pracují do společné zátěže (jeden měnič má tedy jmenovitý proud 120 A). Měnič pracuje na principu kvazirezonančního spínaného zdroje s pevnou pracovní frekvencí. Hlavními částmi měničů jsou vstupní EMC filtr, vstupní ochrany, výkonové tranzistory, planární transformátor, výstupní usměrňovač, výstupní LC filtr a řídicí elektronika. Jeho blokové schéma je na Obr. 60. Dodavatelem měniče je firma POLL, s.r.o. [25]



Obr. 60 Blokové schéma měniče NST-3081 [25]

7.2 Výsledky měření

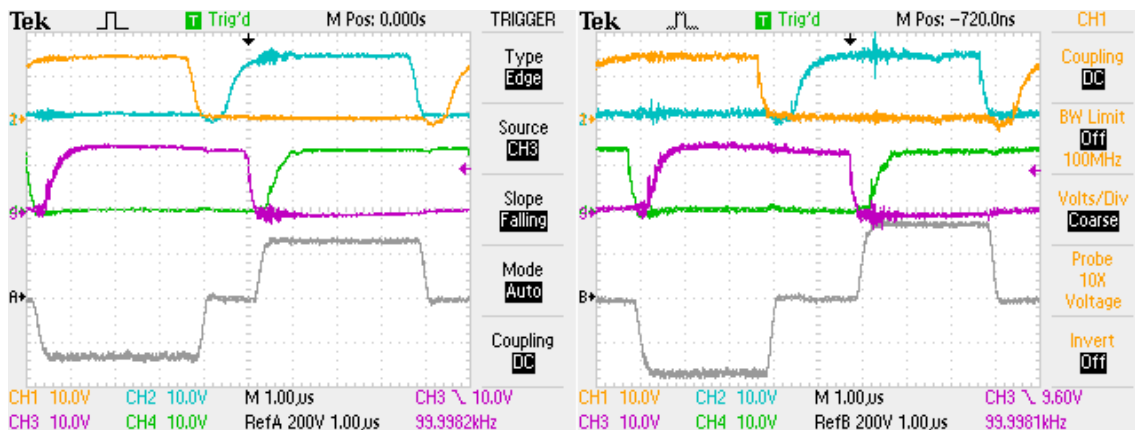
Měření jsem provedl v laboratorních podmínkách na jedné polovině měniče NST-3081-P2. Vstupní napětí zajišťoval indukční regulátor s trojfázovým usměrňovačem. Výstupní zátěž simuloval výkonný proměnný odpor s maximální hodnotou 3 Ω . K snímání průběhů napětí a proudů jsem použil osciloskop značky Tektronix s diferenciálními sondami pro zaznamenávání napětí a Rogovského sondy k zaznamenání průběhů proudů. Pomocí diagnostického nástroje Tuning and Service Tool (TST), vyvíjený firmou POLL, s.r.o., jsem mohl nastavovat různé hodnoty deadtime.



Obr. 61 Ztráta efektivního otevření

První snímek zachycuje ztrátu efektivního otevření. Kanál 1 zachycuje napětí na rezonanční tlumivce a transformátoru, kanál 4 napětí na výstupu transformátoru. Průběh je zachycen při 700 V na vstupu měniče a zátěži 89 A.

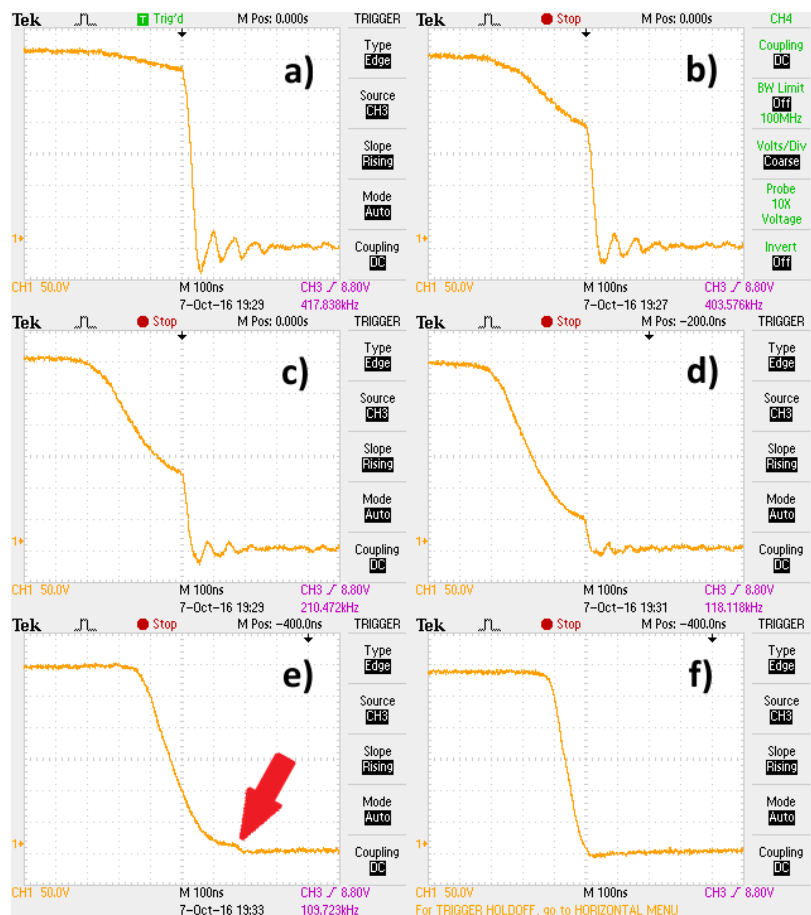
Na Obr. 62 jsou pak zaznamenány průběhy napětí na hradlech všech čtyř tranzistorů, přičemž kanály 1 a 2 (horní dva) patří vedoucí dvojici tranzistorů a kanály 3 a 4 (spodní dva) patří větvi opožděné. Zobrazený průběh uložený v referenci A je napětím u_{AB} , tedy napětím na rezonanční tlumivce a primárního vinutí transformátoru. První snímek je pořízen při vstupním napětí 500 V, druhý při 700 V, oba pak mají volenou stejnou zátěž přibližně 70 A při výstupním napětí 26,7 V.



Obr. 62 Ukázka fázového posunu

Na obrázku je jasně rozeznatelný fázový posun řídicích signálů hradel se změnou vstupního napětí. Také je patrné, že na výstupním výkonu se tranzistory podílí jen v okamžiku, kdy je odpovídající pár v sepnutém stavu. V okamžiku sepnutí tranzistoru T1 (modrý signál) se primární strana nepodílí na výstupním výkonu. K tomu dojde až po sepnutí tranzistoru T2 (zelený signál). V tu chvíli je výkon ze zdroje přenášen na zátěž do doby, než tranzistor T1 vypne.

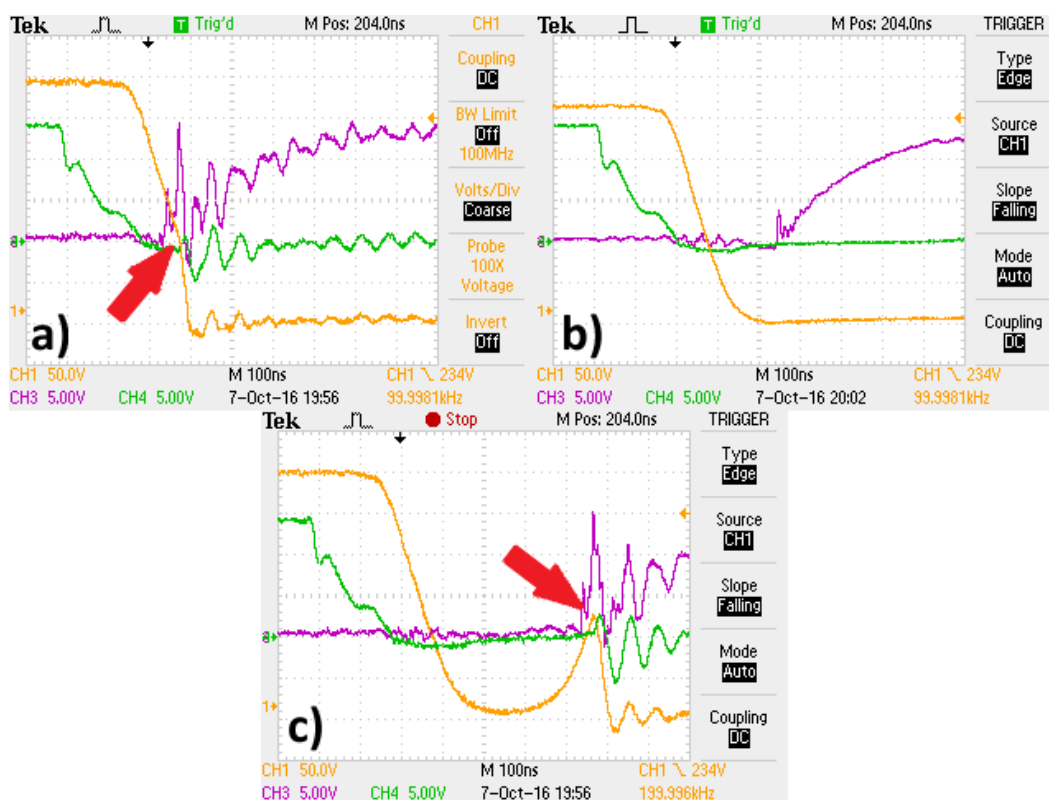
Další série snímků (Obr. 63) je pořízena při stejném vstupním napětí přibližně 570 V se stejným deadtime, ale různou zátěží. Na všech snímcích je průběh napětí U_{DS} tranzistoru vnitřní, tedy opožděné větve. Obr. 63a je zaznamenán při zátěži 10 A. Při takto nízké zátěži nemá rezonanční tlumivka dostatečnou energii k vybití paralelních kapacit tranzistoru a k sepnutí dojde jen velmi krátce po začátku přechodového děje. Na tomto snímku jsou spínací ztráty maximální. Na dalších snímcích jsou průběhy U_{DS} s rostoucí zátěží 20 A, 30 A a 40 A. S rostoucím proudem roste i energie tlumivky, paralelní kapacity se vybíjejí rychleji, strmá hrana poklesu napětí se snižuje a tím se snižují i spínací ztráty. Na dalším snímku (Obr. 63e zátěž 52 A) je okamžik, kdy měnič již téměř pracuje v režimu ZVS, bohužel krokem zatěžovacího odporu tento okamžik nešel nastavit přesně, a tak ještě spíná tvrdě (tvrdé sepnutí označuje červená šipka). ZVS je již splněno na posledním snímku, kde je již zátěž dostatečně veliká (89 A).



Obr. 63 Bod tvrdého spínání

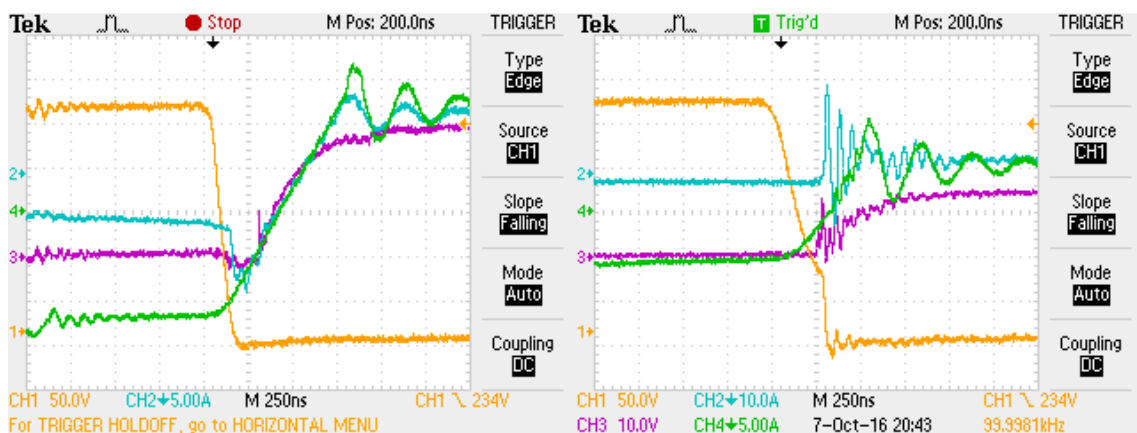
Obr. 64 řeší vliv deadtime na spínání. Všechny tři snímky byly zaznamenány při zátěži 56,4 A a vstupním napětí 560 V. Kanál 1 je zde napětí na vnitřním tranzistoru T2 U_{DS} , kanál 3 je napětí na hradle tohoto tranzistoru a kanál 4 napětí na hradle tranzistoru T3. Jak již bylo řešeno v simulaci, zkrátím-li deadtime (Obr. 64a) na příliš krátkou dobu, v tomto případě

100 ns, nestihne se vybití paralelní kapacita a tranzistor sepne tvrdě, na snímku je tento okamžik zachycen červenou šipkou. Pokud je ovšem deadtime příliš dlouhý a nedojde k sepnutí tranzistoru ani po té, co proud rezonanční tlumivkou změnil polaritu, tak se paralelní kapacita tranzistoru začne opět nabíjet. Přejde-li na gate tranzistoru v tento okamžik řídicí signál, tak tranzistor sepne také tvrdě. Tento stav zachycuje Obr. 64c, kde je deadtime nastaven na 500 ns. Na prostředním snímku je záznam napětí na tranzistoru, kde je deadtime nastaven na hodnotu 280 ns. V takovém případě přijde řídicí signál na hradlo v okamžik, kdy proud vede paralelní diodou. Doba vedení diody ohraničuje interval vhodný pro sepnutí tranzistoru.



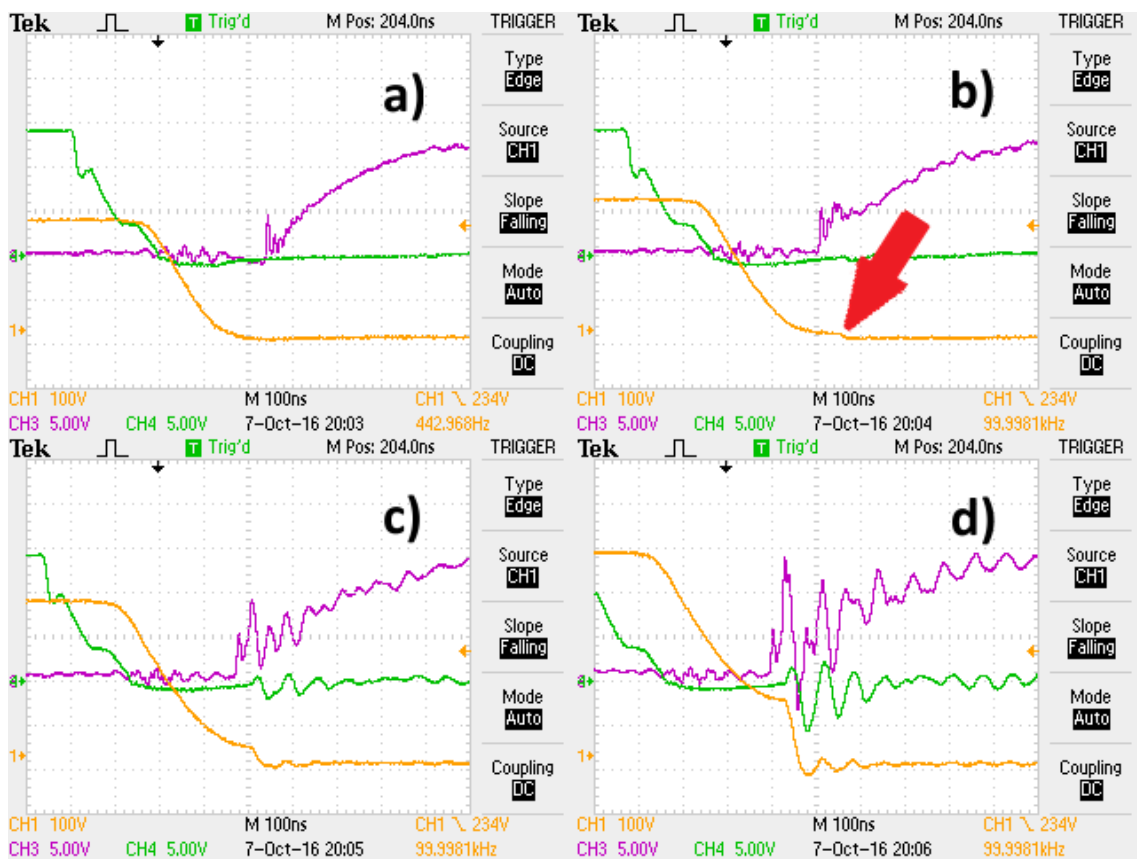
Obr. 64 Vliv deadtime na spínání

Na Obr. 64 si můžeme všimnout, že při tvrdém sepnutí dochází k napěťovým zákmitům na hradle. Při tvrdém sepnutí dochází ke zkrácení doby zapínání tranzistoru. Ostrá hrana vypínacího napětí vybudí LC obvod, což má za následek rozkmitání proudu. Tento proud se pomocí dílčích kapacit (především kapacity C_{GD}) odráží v kmitavém průběhu napětí na hradle. Na Obr. 65 je zachyceno napětí na tranzistoru T2 (kanál 1), proud I_D (kanál 2), napětí na hradle (kanál 3) a proud rezonanční tlumivkou (kanál 4). Při měkkém spínání (vlevo) je vidět proud procházející diodou (na modrém průběhu jako „koleno“), v ten okamžik přichází na hradlo řídicí signál a po změně polarity teče proud tranzistorem. Při tvrdém sepnutí (vpravo) dojde k sepnutí ještě před tím, než diodou začne téci proud a vlivem tvrdého spínání dojde k rozkmitání proudu.



Obr. 65 Proud tranzistorem a tlumivkou při ZVS a tvrdém sepnutí

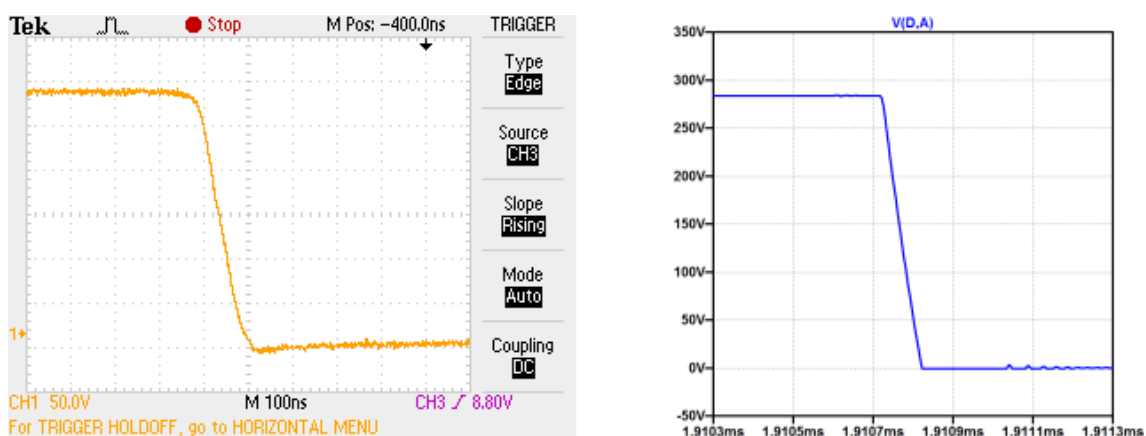
Na Obr. 66 je zachycen vliv velikosti vstupního napětí na měkkém spínání. Všechny průběhy mají stejnou zátěž 56,4 A při výstupním napětí 26,7 V i deadtime 280 ns. Kanál 1 zobrazuje průběh napětí U_{DS} na tranzistoru T3, kanál 3 je napětí na hradle tranzistoru T2 a kanál 4 napětí na hradle tranzistoru T3. Na prvním snímku je vstupní napětí 520 V. Se zvyšujícím se napětím klesá proud primárním obvodem a dochází již při napětí 640 V k tvrdému spínání, jak ukazuje Obr. 66b (okamžik tvrdého sepnutí vyznačen červenou šipkou). Další snímky jsou zachyceny při vstupním napětí 720 V a 900 V.



Obr. 66 Vliv vstupního napětí na ZVS

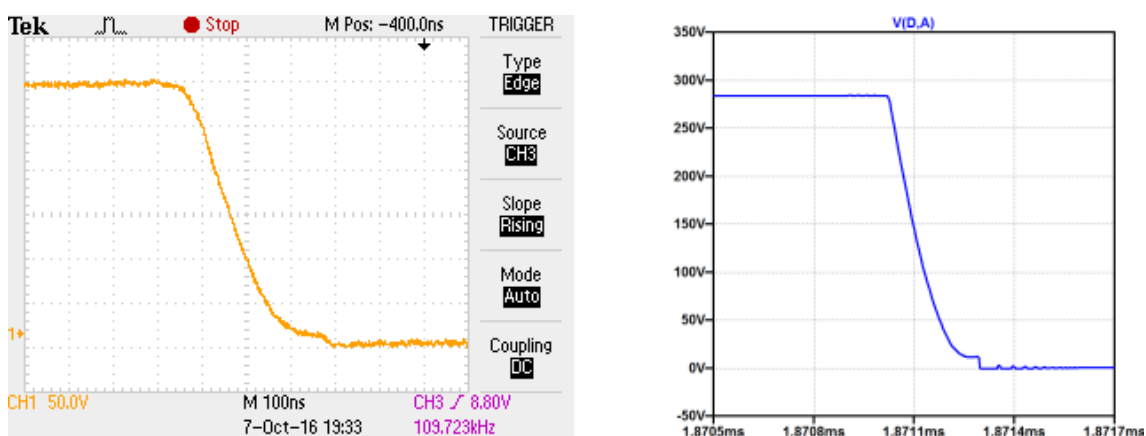
7.3 Srovnání měření se simulacemi

Nejdůležitějším parametrem pro srovnání zda simulace odpovídá realitě je okamžik měkkého spínání. Na Obr. 67 vlevo je naměřený průběh napětí U_{DS} tranzistoru T2 při zátěži 89 A, vpravo pak se stejnou časovou základnou výsledek simulace taktéž pro zátěž 89 A. Z porovnání těchto výsledků je zřejmé, že se simulace shoduje s naměřenou hodnotou během měkkého spínání.



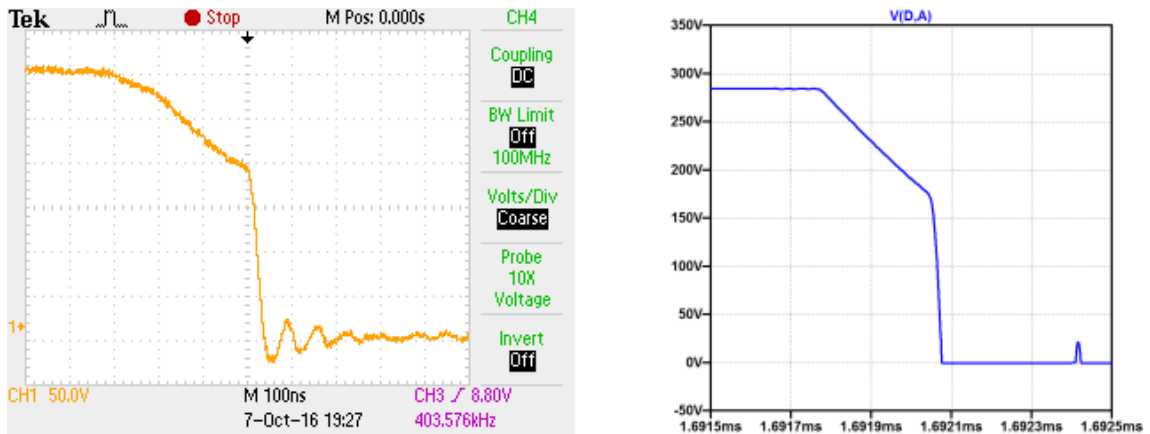
Obr. 67 Porovnání výsledků při zátěži 89 A

Problém nastává při tvrdém spínání. Zde se projeví fakt, že k simulaci používám model jiného tranzistoru, než je použitý v měniči NST-3081. Na Obr. 68 jsou sice shodné výsledky, ovšem za cenu toho, že k tranzistoru v simulaci musel být přidána parazitní kapacita 800 pF.



Obr. 68 Porovnání výsledků při zátěži 52 A

Mnohem více se prohloubí rozdíl mezi tranzistory při ještě nižší zátěži. Obr. 69 ukazuje shodné výsledky napětí U_{DS} s měřením, v simulaci byla však zvětšena kapacita o více jak 5800 pF. Podrobné hodnoty přidávaných paralelních kapacit tranzistorů k modelu reálného tranzistoru pro různá zatížení pak uvádí Tab. 7.

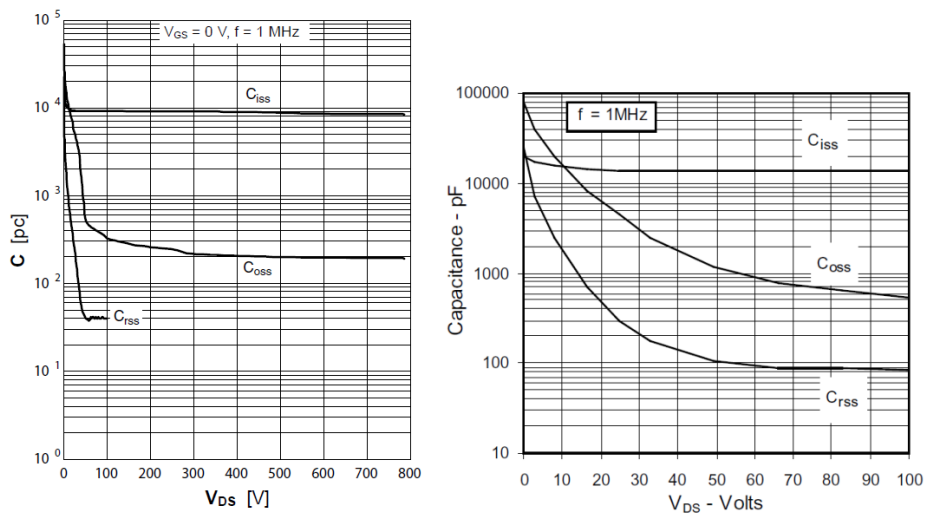


Obr. 69 Porovnání výsledků při 20 A

Tab. 7 Přidané kapacity

Zátěž [A]	Přidaná kapacita [pF]
10	6800
20	5800
30	3300
40	1100
50	800
60	0
90	0

Podle výsledků z Tab. 7 je jasné, že volba podobného tranzistoru v simulaci nebyla vhodná a při tvrdém spínání se nijak neshoduje se skutečnými průběhy na reálném měniči. Pro srovnání přikládám závislosti parazitních kapacit na napětí U_{DS} tranzistoru přesně, tak jak jsou uváděny v datasheetech výrobce IXYS. Srovnáme-li obě závislosti, přičemž charakteristika 45N80C je vlevo 75N60V, zjistíme, že se v některých bodech liší i dvojnásobně.



Obr. 70 Závislosti parazitních kapacit na U_{DS} [4] [30]

V tuto chvíli se nabízí srovnání s ideálním spínačem. Pokud potřebuji zpřesnit výsledek simulace, je třeba určit správnou hodnotu výstupní kapacity tranzistoru 45N80C. K tomu využiji naměřené průběhy. Na Obr. 64c je rozpoznatelný rezonanční průběh napětí. Odečtu-li dobu klesání napětí z maxima do svého minima, dostanu čtvrt periody rezonanční frekvence tedy $T_4 = 320 \text{ ns}$. Za předpokladu, že rezonanční tlumivka je větší o rozptylovou reaktanci transformátoru tak platí:

$$f_r = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (7.1)$$

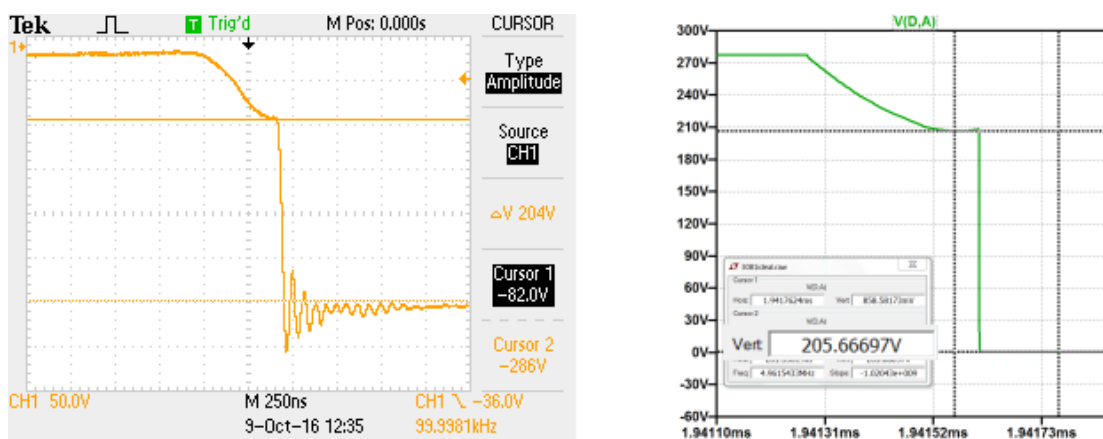
$$C_r = \frac{1}{(L_r + L_{p\sigma}) \cdot \left(2\pi \frac{1}{4T_4}\right)^2} \quad (7.2)$$

$$C_r = \frac{1}{(6 \cdot 10^{-6} + 1,668 \cdot 10^{-6}) \cdot \left(2\pi \frac{1}{4 \cdot 320 \cdot 10^{-9}}\right)^2} \quad (7.3)$$

$$C_r \doteq 5,84 \text{ nF} \quad (7.4)$$

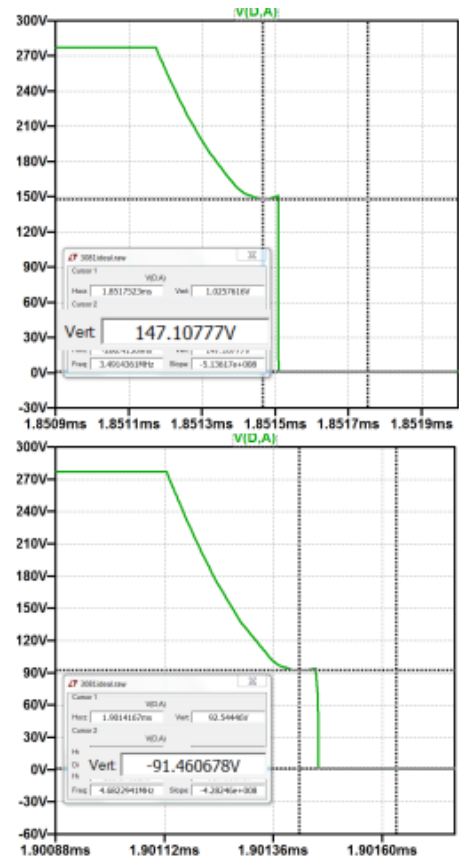
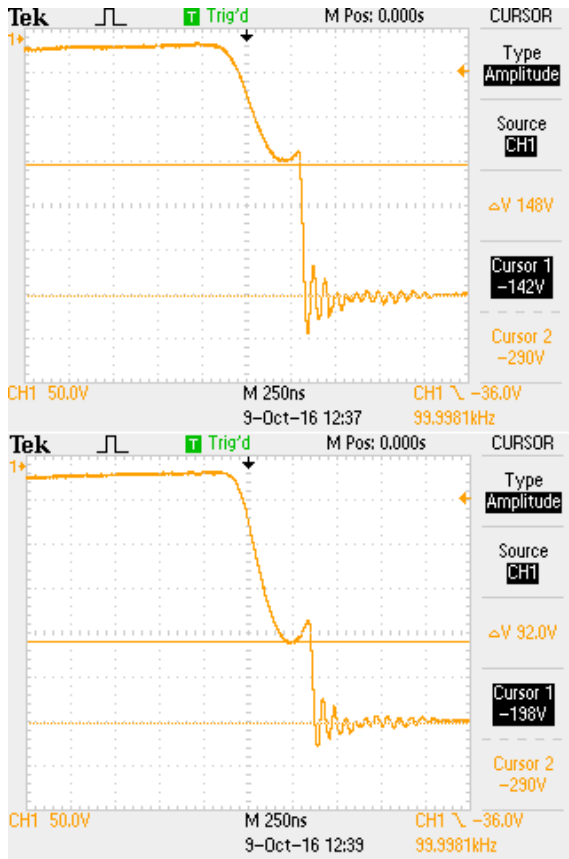
kde paralelní kapacita jednoho tranzistoru je polovina C_r . Ve výsledku pak musím do obvodu s ideálním spínačem připojit k externí kapacitě 2,2 nF navíc ještě 720pF.

Výsledek při proudu 10,8 A je pak na Obr. 71. Napětí je v obou případech odečítáno od 0 do hodnoty minima, kterého je dosaženo vybíjením kapacity na rezonančním obvodu. Měření i simulace probíhala při stejném vstupním napětí. Výsledky se shodují.



Obr. 71 Výsledek srovnání měření s ideálním spínačem

Pro větší zatížení konkrétně pro 21,7 A a 32 A, jsou pak výsledky srovnání na Obr. 72. V obou případech došlo ke shodě jak simulovaných tak naměřených hodnot. Průběhy si nejsou zcela totožné, protože se liší ve velikosti deadtime, což ale na výsledek nemůže mít vliv.



Obr. 72 Srovnání s ideálním spínačem pro 21,7 a 32 A

8 Závěr

Tato práce si kladla za cíl vytvořit simulační model obvodu tříúrovňového měniče se spínáním v nule napětí a řízeným posuvnou fází. Nejprve jsem tedy provedl teoretický rozbor problematiky měkkého spínání a důvodů, proč je v moderních výkonových spínaných zdrojích používáno. Dále jsem provedl rozbor tříúrovňového měniče.

V další kapitole je popsán simulační obvod v prostředí LTspice. Nejprve byl obvod vytvořen s ideálními spínači, později i s modelem reálného tranzistoru. První výsledky simulace s ideálním spínačem, byly porovnány s teoretickými předpoklady a sloužily k ověření použitelnosti simulačního programu LTspice. V dalším kroku jsem některé ideální prvky v obvodu nahradil modely reálných komponent. Výsledky této simulace byly porovnány s výsledky měření na již realizovaném měniči.

Simulační nástroj LTspice se na základě výsledků provedených simulací ukázal jako vhodný nástroj pro simulaci spínaných měničů. V případě použití ideálních spínačů jsou výsledky simulace shodné s teoretickými předpoklady. K návrhu obvodu měniče a k analýze rezonančního obvodu stačí použití spínačů složených s ideálního spínače, diody a paralelní kapacity.

Jedním z cílů diplomové práce bylo porovnání simulace s reálnými prvky s praktickým měřením. Výrobce bohužel neposkytuje model spínače použitého ve skutečném měniči. Proto byl vybrán model tranzistoru podobných parametrů. Výsledky této simulace, ovšem nesouhlasí s měřením. V případě, že hodnota kapacity spínače byla nastavena podle naměření použitého tranzistoru, výsledky simulací a měření se shodují.

Model simulačního obvodu se může v budoucnu dále více zrealizovat a sloužit k podrobné analýze všech obvodových veličin, které jsou mnohdy obtížně měřitelné v reálném měniči.

Zdroje

1. **Kolar, Johann a společníci.** *PWM Converter Power Density Barriers*. [Dokument] Vídeň : University of Technology Vienna, 2007.
2. **Vishay Siliconix.** Measuring Power MOSFETS Characteristics. *Vishay*. [Online] 18. 11. 2010. [Citace: 28. 10. 2016.] <http://www.vishay.com/docs/90715/an957.pdf>.
3. **Sattar, Abdus.** Insulated Gate Bipolar Transistor (IGBT) Basics . [Online] [Citace: 10. 11. 2016.] http://www.ixys.com/documents/appnotes/ixys_igbt_basic_i.pdf.
4. **IXYS.** Datasheet CoolMOS Power MOSFET. *searchdatasheet.com*. [Online] 2000. [Citace: 30. 9. 2016.] <http://pdf.searchdatasheet.com/datasheets-1/zilog/IXKN75N60.pdf#page=2>.
5. **Benda, Vítěslav.** *Výkonové polovodičové součástky a integrované struktury*. Praha : Vydavatelství ČVUT, 1993. 80-01-01140-2.
6. **Vašíček, Adam.** Omezení spínacích ztrát ve spínaných zdrojích. *Diplomová práce*. [Online] 21. 5. 2012. [Citace: 14. 12. 2015.] https://www.vutbr.cz/www_base/zav_prace_soubor_verejne.php?file_id=52384.
7. **Wikipedia.** Silicon carbide. *Wikipedia The Free Encyclopedia*. [Online] 21. 12. 20016. [Citace: 2. 1. 2017.] https://en.wikipedia.org/wiki/Silicon_carbide.
8. **Choi, Hangseok.** Overview of Silicon Carbide Power Devices. *Fairchild semiconductor*. [Online] [Citace: 2. 1. 2017.] <https://www.fairchildsemi.co.kr/Assets/zSystem/documents-archive/collateral/technicalArticle/Overview-of-Silicon-Carbide-Power-Devices.pdf>.
9. **Arman, Hasan a Yuksel, Ibrahim.** *New Developments in Renewable Energy*. Rijeka : InTech, 2013. 978-953-51-1040-8.
10. **Keeping, Steven.** A Review of Zero-Voltage Switching and its Importance to Voltage Regulation. *Digi-Key Electronics*. [Online] 5. 8. 2014. [Citace: 13. 12. 2015.] <http://www.digikey.com/en/articles/techzone/2014/aug/a-review-of-zero-voltage-switching-and-its-importance-to-voltage-regulation>.
11. **Andreycak, Bill.** Zero Voltage Switching. *Texas Instruments*. [Online] [Citace: 14. 12. 2015.] <http://www.ti.com/lit/an/slva159/slva159.pdf>.
12. **Wikipedia.** Buck converter. *Wikipedia, the free encyclopedia*. [Online] 13. 12. 2016. [Citace: 22.. 12. 2016.] https://en.wikipedia.org/wiki/Buck_converter.

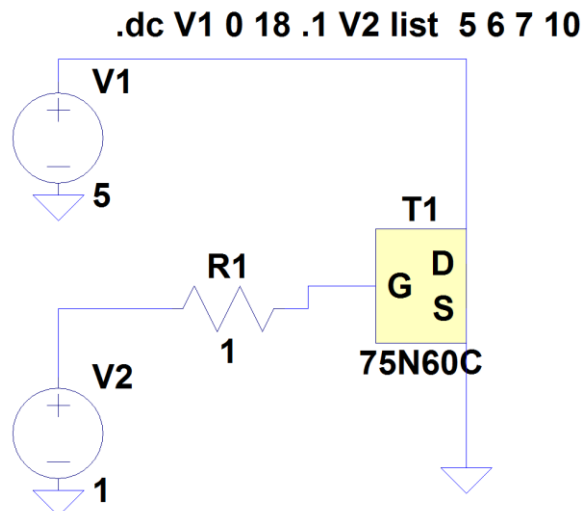
13. —. Boost converter. *Wikipedia, the free encyklopedia*. [Online] 18. 12. 2016. [Citace: 22. 12. 2016.] https://en.wikipedia.org/wiki/Boost_converter.
14. —. Buck - Boost converter. *Wikipedia, the free encyklopedia*. [Online] 13. 12. 2016. [Citace: 22. 12. 2016.] https://en.wikipedia.org/wiki/Buck%E2%80%93boost_converter.
15. **Chytil, Jiří**. Stručně o základních vlastnostech měničů ZETA, SEPIK a Ćuk. *8bitu.cz*. [Online] 8. 1. 2015. [Citace: 22. 12. 2016.] <http://www.8bitu.cz/clanek/strucne-o-zakladnich-vlastnostech-menicu-zeta-sepic-a-cuk/>.
16. **Wikipedia**. Flyback converter. *Wikipedia, the free encyklopedia*. [Online] 8. 12. 2016. [Citace: 22. 12. 2016.] https://en.wikipedia.org/wiki/Flyback_converter.
17. **Faktro, Zdeněk**. *Transformátory a tlumivky pro spínané napájecí zdroje*. Praha : BEN, 2002. 80-86056-91-0.
18. **Yang, Bo**. Topology investigation of front end DC/DC converter for distributed power system. *Digital Library and Archives*. [Online] 12. 09. 2003. [Citace: 8. 12. 2015.] <http://scholar.lib.vt.edu/theses/available/etd-09152003-180228/>.
19. **Ruan, Xinbo**. *Soft-switching PWM full-bridge converters*. Singapore : Markono Print Media Pte Ltd, 2014. 978-1-118-70220-8.
20. **Texas Instruments Inc**. Phase-Shifted Full Bridge DC/DC Power Converter Design. *Texas Instruments*. [Online] Květen 2014. [Citace: 6. 12. 2015.] <http://www.ti.com/lit/ug/tidu248/tidu248.pdf>.
21. **Pavelka, Jiří, Čeřovský, Zdeněk a Lettl, Jiří**. *Výkonová elektronika*. Praha : Nakladatelství ČVUT, 2007. 978-80-01-03626-6.
22. **Pilný, Ondřej**. Víceúrovňové měniče. *Diplomová práce*. [Online] 2014. [Citace: 12. 12. 2015.] https://otik.uk.zcu.cz/bitstream/handle/11025/15383/Viceurovnove_menice-Ondrej_Pilny.pdf?sequence=1.
23. **Ruan, Xinbo**. *Zero-Voltage-Switching PWM Three-Level Converter With Two Clamping diodes*. [Dokument] Yancheng : Markono Print Media Pte Ltd, 2002.
24. **Toshiba Corporation**. *Power MOSFET Electrical Characteristics*. [Dokument] místo neznámé : Toshiba Corporation, 2016.
25. **POLL, s.r.o.** *Statický měnič NST-3081-P2*. [Technické podmínky] Praha : POLL, s.r.o., 2011.

26. **ČSN EN 50163:2004.** Drážní zařízení - Napájecí napětí trakčních soustav. Praha : Český normalizační institut, 2005.
27. **Billings, K.** *Switchmode power supply handbook*,. McGraw-Hill : McGraw-Hill Handbooks, 1999. 0-07-006719-8.
28. **Gilles, Brocard.** *The LTspiceIV simulator*. Karlsruhe : Würth Elektronik, 2013. 978-3-89929-258-9.
29. **IXYS.** Datasheet High Performance Recovery Diode. *ixys.com*. [Online] 2016. [Citace: 2. 12. 2016.] ixapps.ixys.com/DataSheet/DSEP2x101-04A.pdf.
30. —. Datasheet CoolMOS POver MOSFET. *ixapp.ixys.com*. [Online] 2010. [Citace: 30. 9. 30.] <http://ixapps.ixys.com/DataSheet/IXKN75N60C.pdf>.
31. **Massobrio G. a Antognetti P.** *Semiconductor Device Modeling With SPICE*. McGraw-Hill : McGraw-Hill Handbooks, 1993. 978-0071349550.

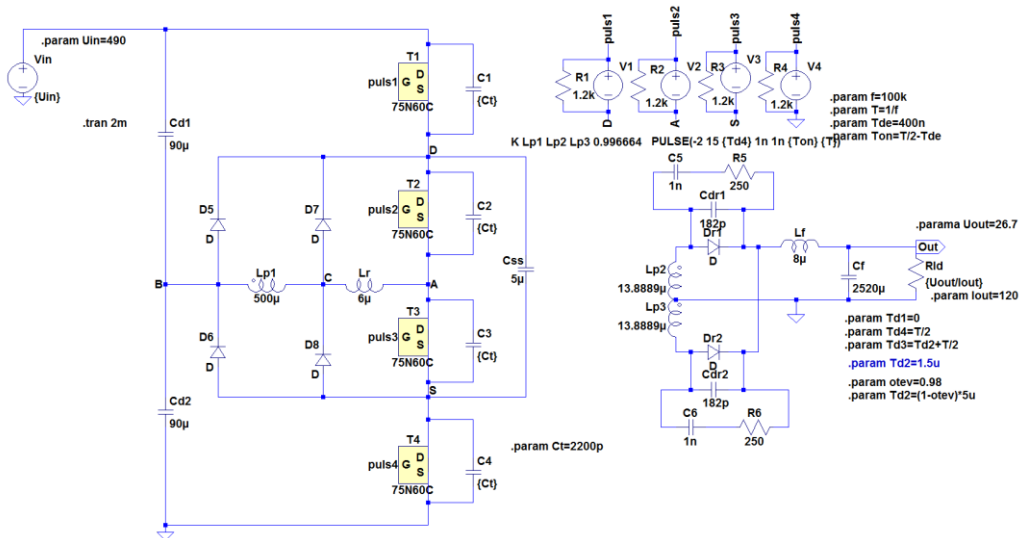
Přílohy

```
.subckt 75N60C G D S
M1 N001 N002 N003 N003 75N60C
R1 D N001 25m
R2 N004 S 3.5m
R3 N002 G 1m
D1 N004 N001 BodyDiode
C1 N001 N004 0.2n
L1 N003 N004 1n Rser=0
C2 N003 N002 16n
.model D D
.lib C:\Users\Administrator\Documents\LTspiceXVII\lib\cmp\standard.dio
.model NMOS NMOS
.model PMOS PMOS
.lib C:\Users\Administrator\Documents\LTspiceXVII\lib\cmp\standard.mos
.model 75N60C NMOS (
+Vto=3.15 Lambda=608.8605u Kp=100
+CGSO=0.00605f
+CGDO=20.2f)
.model BodyDiode D(Is=.013360f N=.68047
+ Rs=1.351m Ikf=14.437 Cjo=1p
+ M=.3333 Vj=.75 Isr=215.4n Bv=599.84
+ Ibv=2.5868m Tt=.6224u)
.ends 75N60C
```

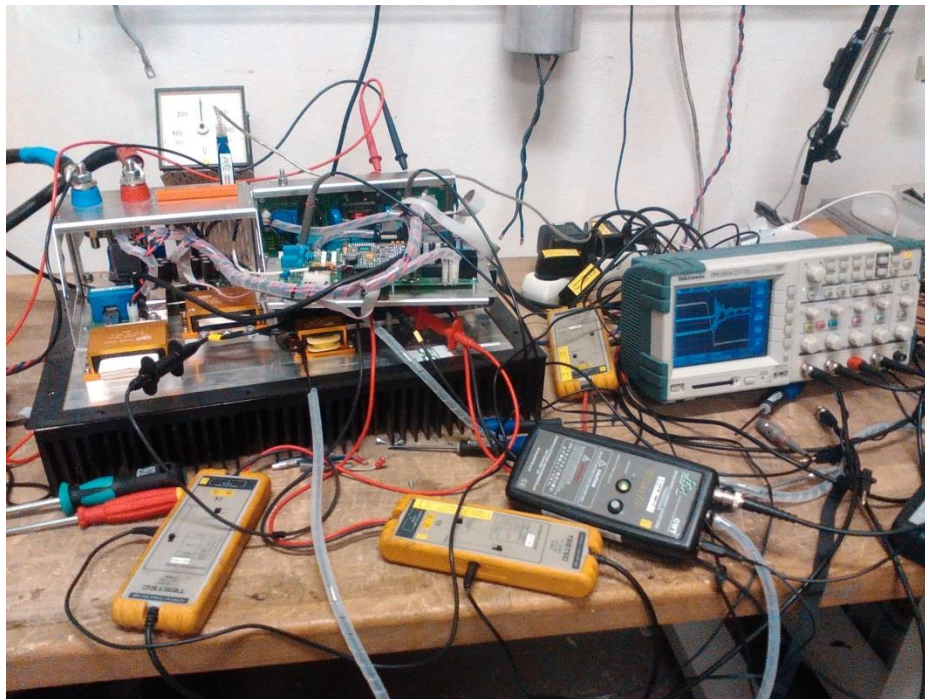
Příloha 1 Netlist modelu tranzistoru 75N60C



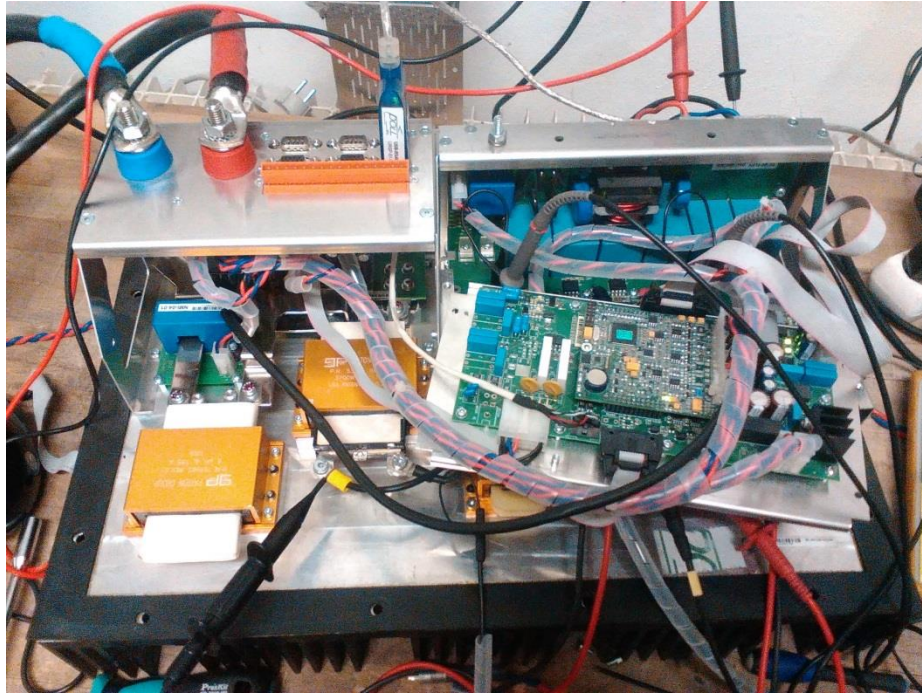
Příloha 2 Simulační obvod pro volt-ampérovou charakteristiku tranzistoru



Příloha 3 Simulační obvod s modelem reálného tranzistoru



Příloha 4 Měřící pracoviště



Příloha 5 *Detail měřeného měniče NST-3081-P2*